序言:先进存储与半导体器件专题

客座主编:赵毅
(华大半导体有限公司集成电路研究院,上海 201210)

Preface: special topic on advanced memory and semiconductor devices

Guest Editor in Chief: ZHAO Yi
(Research Center of Integrated Circuits, Huada Semiconductor Co., Ltd., Shanghai 201210, China)

在人工智能与物联网驱动的数据爆炸时代，传统冯·诺伊曼架构中的“存储墙”与“能效瓶颈”日益制约着计算系统的性能。存算一体技术通过直接在存储单元内完成计算，成为突破物理极限的关键路径之一。磁性随机存取存储器(MRAM)，尤其是自旋转移力矩型MRAM(STT-MRAM)，凭借高疲劳特性、高速度、低功耗及与CMOS工艺兼容等优势，成为存算一体架构的理想载体。与此同时，可编程线性电阻式存储器(PLRAM)的模拟特性与生物神经突触行为具有天然的相似性，因此在神经形态计算中展现出巨大的潜力。本专题主要聚焦STT-MRAM和PLRAM的技术链发展与存算融合应用，系统探讨从器件物理、电路设计到系统集成的全链条创新，旨在为后摩尔时代的高能效智能计算提供理论基础与技术支撑。

本专题汇集了领域内的多项前沿研究成果，涵盖器件、表征以及架构等多个关键维度。在器件创新方面，针对STT-MRAM中因颗粒沉积引发的磁隧道结性能退化问题，研究并提出高温预处理抑制缺陷的新工艺，为高可靠性MRAM器件设计提供了重要指导。在表征与机理分析层面，开发了高效的快速电学测试技术，以精准解析磁存储单元的翻转动力学行为，并通过构建热-电-磁多物理场耦合模型，显著缩短了器件优化与可靠性评估周期。在存算融合架构方面，通过引入PLRAM来构筑新型突触单元，在高精度推理与低功耗需求之间实现了有效平衡；同时，综述了存内计算在视觉目标检测任务中与脉冲神经网络(SNN)的协同应用，可为推动类脑计算与磁存储技术的深度融合提供参考。

随着人工智能向类脑智能演进，构建具备高并行性、低功耗与容错能力的神经形态计算系统成为下一代计算范式的重大挑战。存算一体与神经形态计算等非冯·诺伊曼架构正展现出颠覆传统计算模式的巨大潜力。多物理场建模、异质集成、软硬件协同优化将成为未来的核心技术方向。随着MRAM、PLRAM等新型存储器的持续发展，其在智能感知、边缘智能、数据中心等场景中的应用将不断深化，有望重塑智能计算的硬件生态。

衷心感谢各位作者的卓越贡献与深刻洞见，正是你们的前沿探索，勾勒出存算一体技术的多维度创新图景；感谢评审专家严谨细致的把关，保障了本专题的学术质量。我们期待本专题能成为跨学科交流的桥梁，激发更多的产学研协同创新。让我们携手并进，在存储与计算深度融合的道路上不断突破边界，以技术创新回应时代命题，共同迎接智能社会的崭新篇章!