编辑推荐·研究论文

基于 28 nm CMOS 技术平台的 STI 无接缝填充工艺研究

刘　聪[1,2], 李华曜[1,*], 张欢欢[1], 刘　欢[1]

（1. 华中科技大学 集成电路学院, 武汉 430074; 2. 上海积塔半导体有限公司, 上海 201306）

摘要: 本文针对 28 nm 互补金属-氧化物-半导体(complementary metal-oxide-semiconductor, CMOS)工艺中高深宽比、非标准 V 形浅沟槽隔离(shallow trench isolation, STI)结构所面临的填充挑战展开研究。该结构易在填充后中心形成接缝, 影响器件隔离可靠性。为此, 本研究提出采用高深宽比工艺(high aspect ratio process, HARP)沉积与后蒸汽高温退火相结合的方案, 旨在实现无接缝填充。本研究通过交叉实验, 系统分析新型 HARP 沉积与创新高温退火工艺对氧化硅薄膜收缩率及沟槽接缝形貌的影响。实验结果表明, 仅依靠单一工艺优化无法完全消除 V 形结构底部的微缝。最终的解决方案强调工艺协同: 将新型 HARP 沉积与脉冲式高温退火相结合, 并在退火过程中引入氯化氢(HCl)作为辅助气体。该协同工艺可精确调控薄膜的致密化过程, 并利用 HCl 的气相刻蚀作用有效清除界面薄弱区, 从而在高深宽比、非标准 V 形 STI 结构内实现高质量的无接缝填充。本研究为先进技术节点复杂三维结构的集成提供了有效的工艺路径。

关键词: 28 nm CMOS; 高深宽比; 沟槽填充; 无接缝

中图分类号: TN305.95　　**文献标志码:** A

DOI: 10.3724/jfmd.2509061　　CSTR: 32180.14.jfmd.2509061

Studies on seam free gap fill process for STI based on 28 nm CMOS technology

LIU Cong[1,2], LI Huayao[1,*], ZHANG Huanhuan[1], LIU Huan[1]

(1. School of Integrated Circuits, Huazhong University of Science and Technology, Wuhan 430074, China; 2. Shanghai Jita Semiconductor Co., Ltd., Shanghai 201306, China)

Abstract: This study addresses the filling challenges associated with high aspect ratio, non-standard V-shaped shallow trench isolation (STI) structures in 28 nm complementary metal-oxide-semiconductor (CMOS) technology. Such structures are prone to forming center seams after deposition, compromising device isolation reliability. A combined approach employing high aspect ratio process (HARP) deposition and post-steam high-temperature annealing was adopted to achieve seam free filling. Through cross-experimentation, the effects of a novel HARP deposition process and an innovative high-temperature annealing technique on the shrinkage rate of silicon oxide films and the seam morphology within trenches

收稿日期: 2025−09−01;　　**修订日期:** 2025−10−16

作者简介: 刘　聪(1989—), 男, 博士研究生, 工程师, 研究方向为集成电路工程(E-mail: liucongbaobei@qq.com)

通信作者: 李华曜(1984—), 男, 副研究员, 研究方向为智能传感器(E-mail: huayaoli@hust.edu.cn)

were systematically investigated. The results revealed that optimizing either process alone could not completely eliminate micro-seams at the bottom of the V-shaped structure. The ultimate solution emphasizes process synergy: integrating the novel HARP deposition with pulsed high-temperature annealing while introducing hydrogen chloride (HCl) as an auxiliary gas during the annealing step. This combined mechanism enables precise control over film densification and utilizes the vapor-phase etching effect of HCl to effectively remove weak interfacial regions, thereby achieving high-quality, seam free filling in high aspect ratio, non-standard V-shaped STI structures. This research provides an effective process route for integrating complex three-dimensional structures at advanced technology nodes.

Key words: 28 nm CMOS; high aspect ratio; trench filling; seam free

0 引言

随着集成电路线宽的减小，浅沟槽隔离（shallow trench isolation, STI）的关键尺寸（critical dimension, CD）也随之减小。特别是对于 45 nm 及以下节点产品，传统高密度等离子体（high density plasma, HDP）多步沉积-刻蚀填充方案因等离子体轰击较强，易引发削角和等离子体诱导损伤（plasma induced damage, PID）等问题。因此，无等离子体轰击的高深宽比工艺（high aspect ratio process, HARP）被引入。然而，该工艺对沟槽形貌要求极为严格，尤其是需要具备连续且坡度≤86°的“V”形沟槽[1-2]，如图 1 所示。目前，业界通常采用干法刻蚀修饰和湿法刻蚀回刻来调整沟槽形貌，以满足 HARP 的要求。

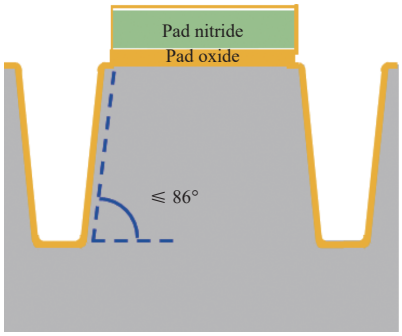

图 1 HARP 对沟槽结构的要求

Fig. 1 Requirements of trench structure for HARP

倪立华等[3]采用 SiCoNi 刻蚀与传统 HARP 相结合的方法，研究了非标准“V”形沟槽的无缝隙填充。尽管该沟槽调整方法可实现 HARP 填充的无缝隙效果，但生成的氧化硅薄膜较为疏松，需通过后续高温退火来实现致密化。常规退火温度高达 900～1 000 ℃，在此过程中薄膜收缩会导致沟槽中重新出现微缝缺陷，如图 2 和图 3 所示。目前，针对 HARP 填充后薄膜致密化过程中微缝缺陷的研究，国内外鲜有报道。

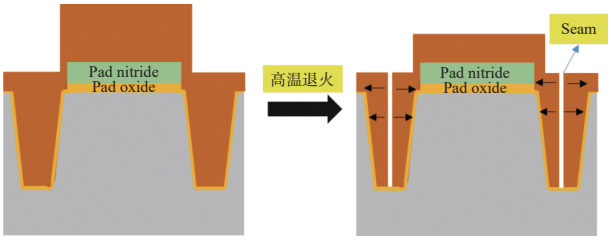

图 2 HARP 填充后无孔洞、无接缝，经过高温致密化后重新出现接缝缺陷的示意图

Fig. 2 Schematic diagram of seam defects reappearing after high temperature densification, despite being void and seam free post HARP fill

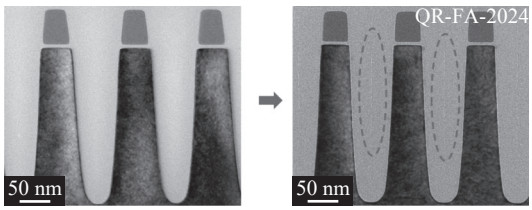

图 3 HARP 填充后无缝隙，经过高温致密化后重新出现接缝缺陷的实物图

Fig. 3 Physical image illustrating the reappearance of seam defects following high-temperature densification, notwithstanding the initial seam free HARP fill

为解决上述问题，本文提出一种“抑制 HARP 薄膜收缩”与“拉链式选择性重生长”相结合的协同工艺。与传统的 HDP 多步沉积-刻蚀或单一 HARP 填充相比，该方法具有以下核心技术优势：（1）主动抑制，从根源解决。通过创新的薄膜体相修饰工程，有效抑制 HARP 薄膜的高温收缩行为，从物理根源上消除微缝重现的主要驱动力。（2）协同修复，强化结构。“拉链式选择性重生长”工艺能够针对性地在潜在薄弱点进行局部、选择性的晶格修复，如

同“拉链”般闭合微缺陷, 实现对已生成或潜在微缝的主动修复与强化。(3)解放形貌依赖, 拓宽工艺窗口。该协同机制显著降低了对沟槽初始形貌的苛刻要求, 提升了工艺的普适性, 不仅为 28 nm 及以下节点的 STI 填充提供了一种新颖且可靠的技术路径, 还极大地扩展了 HARP 在先进制程中的适用范围与应用潜力。

1　实验

1.1　实验设计

针对目前 28 nm 互补金属-氧化物-半导体(complementary metal-oxide-semiconductor, CMOS)工艺中高深宽比、非标准 V 形 STI 沟槽形貌, 本文提出一种全新的工艺方法, 可有效解决上述非标准 V 形沟槽填充中的微缝问题。相较于现有 HARP 工艺, 本文提出在 HARP 薄膜沉积后依次引入 NH_3 处理和 SiF_4 处理。上述辅助气体仅在 HARP 工艺的第 1 步形核层及第 2 步填充层中引入, 而第 3 步盖帽层则无须引入。在 HARP 薄膜沉积过程中依次引入 NH_3 和 SiF_4 处理的主要目的是抑制 HARP 薄膜在高温退火中的收缩, 提升原有 HARP 膜质的热稳定性。此外, 在后续的 HARP 薄膜高温退火中, 本文提出一种新型脉冲式快速退火工艺, 并引入辅助气体 HCl。在后续的高温快速退火过程中, 该辅助气体中的氯元素可作用于 HARP 薄膜表面, 以增强 SiO_2 的流动性, 对微缝的重新张开进行抑制, 从而实现表面缝隙修复功能。

图 4 和表 1 展示了具体的实验设计。实验采用氛围高温退火, 氛围气体主要由 N_2、H_2、O_2 组成, 其体积分数分别为 90%、7%、3%, 温度控制在 900～1 000 ℃, 工作压强为常压。退火的目的在于使 HARP 膜质更加致密, 提高介质层氧化硅的隔绝性。此外, 脉冲退火与 HCl 辅助气体是协同作用的整体方案, 因此未对二者进行独立实验。该协同方案的必要性源于后续退火步骤的特定需求: 该步骤的核心目标在于精准修复界面处的微观缝隙, 而非对整体薄膜体区进行掺杂。为实现这一选择性掺杂, 必须将 HCl 的引入严格限定于界面区域, 避免 HCl 扩散至体区薄膜中。

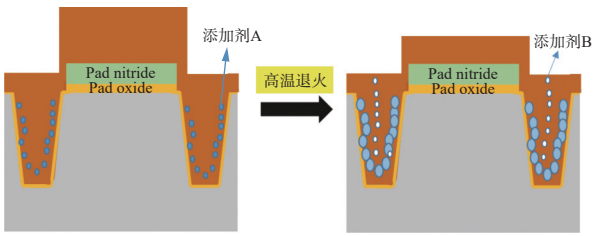

图 4　实验设计示意图

Fig. 4　Schematic diagram of the experimental design

表 1　实验设计

Table 1　Experimental design

实验分组	添加剂引入情况	高温退火方式	退火温度/℃
对照组	无添加剂	恒温水蒸气退火、无添加剂	900～1 000
第1组	无添加剂	脉冲式水蒸气退火、引入HCl	900～1 000
第2组	引入NH_3和SiF_4	恒温水蒸气退火、无添加剂	900～1 000
第3组	引入NH_3和SiF_4	脉冲式水蒸气退火、引入HCl	900～1 000

1.2　实验步骤

本实验的具体工艺流程在 12 英寸 28 nm CMOS 晶圆制造平台上进行, 工艺流程如图 5 所示。STI HARP 沟槽填充所用设备为应用材料 Producer GT, 其实物图如图 6 所示。传统 HARP 薄膜沉积的主要工艺参数为: 沉积温度 500～600 ℃, TEOS(正硅酸乙酯)流量 1.0～3.0 g·min^{-1}, O_3 流量 15 000～35 000 sccm(1 sccm = 标准状况下 1 cm^3·min^{-1}), 压强控制在 400～500 Torr(1 Torr ≈ 133.3 Pa), 沉积时间约 100 s。完成 HARP 薄膜沉积后, 进行下一步高温退火。传统的高温退火工艺为恒温退火(steam anneal), 其具体工艺参数为: 氮气氛围, 添加 H_2 和 O_2 作为辅助气体, 温度 900～1 000 ℃, 时间 30 min, 压强为常压。添加辅助气体的目的是生

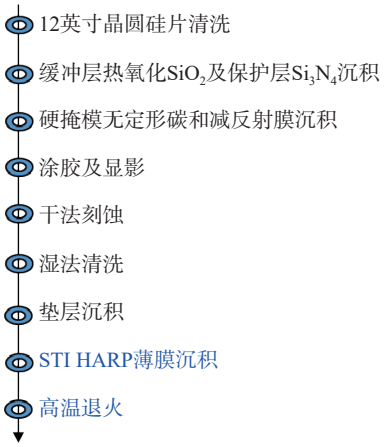

图 5　实验步骤流程

Fig. 5　Flowchart of the experimental procedure

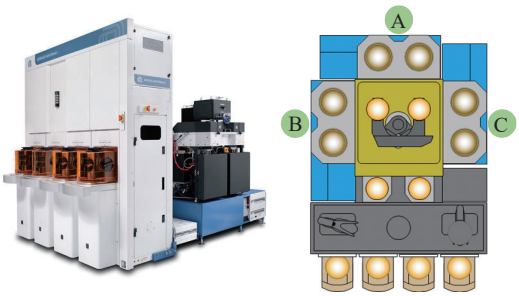

图 6　STI HARP 薄膜生长机台

Fig. 6　STI HARP film deposition tool

成羟基，在微缝界面实现再生长以修复微缝。

相较于传统 STI HARP 薄膜沉积工艺，本研究在 STI HARP 薄膜沉积过程中依次引入体积分数分别为 5% 和 3% 的 NH_3 和 SiF_4。需要说明的是，这两种辅助气体的流量配比经过一系列筛选实验确定为较优配比。此外，这两种辅助气体并非同时引入反应腔，而是采用类似时序脉冲的方式，在 HARP 沉积后依次引入 NH_3 和 SiF_4 对薄膜进行体相修饰。同时，后续高温退火工艺也从传统的恒温退火更改为脉冲式退火工艺。具体工艺流程为：快速升温至 900～1 000 ℃ 并保持 10 s，随后快速降温至室温并保持 5 s，以上升降温步骤循环脉冲 50 次。此外，在脉冲退火过程中引入 HCl 辅助气体，流量比控制在 2% 左右，该比例同样是通过一系列筛选实验确定的较优配比。HCl 辅助气体的引入方式借鉴了原子层沉积的工艺思想，采用脉冲模式实现空间选择性掺杂。具体工艺流程如下：首先在较低温度下通入 HCl 掺杂气体，使其优先吸附于界面缺陷处；随后通过吹扫步骤彻底去除未吸附的残余 HCl，防止其进入体区；接着在高温脉冲下完成界面结构的快速修复与再生长。通过多次循环上述“吸附—吹扫—修复”过程，可实现界面缺陷的高效、定点修复，同时体区性质不受影响。

1.3　测试仪器

本实验采用 KLA 科磊公司生产的光学量测椭偏仪，型号为 8500，测量波段为 150～800 nm；采用日本电子（JEOL）生产的高分辨率透射电镜对样品进行表面和断面形貌分析；采用布鲁克公司生产的海思创 TI 980 TriboLndenter 纳米压痕仪对薄膜样品进行硬度测试。

2　结果与讨论

2.1　HARP 薄膜收缩率表征

本文采用控制变量法交叉测试 HARP 沉积中辅助气体的引入、后续高温退火工艺中的退火方式（恒温水蒸气退火和脉冲式水蒸气退火）以及辅助气体 HCl 的引入对 HARP 薄膜收缩率的影响，具体实验结果如图 7 所示，其中 HARP 薄膜厚度采用 KLA 光学椭偏仪来测量。实验结果显示，对照组中 STI HARP 薄膜收缩率约为 8%～10%。第 1 组实验中，当 STI HARP 薄膜沉积中未引入 NH_3 和 SiF_4，而后续高温退火工艺更换为脉冲式退火工艺（快速升温至 950 ℃ 保持 10 s，随后快速降温至室温保持 10 s，脉冲循环 50 次），同时引入 HCl（HCl 添加百分比控制在 2% 左右）时，STI HARP 薄膜收缩率降至 7%～8%。与对照组相比，第 1 组实验中 HARP 薄膜的收缩率有所下降，表明脉冲式退火结合 HCl 可促进了薄膜的再生长，进而抵消部分薄膜收缩。

第 2 组实验中，在 STI HARP 沉积过程中引入 NH_3 和 SiF_4，添加百分比分别为 5% 和 3%，且后续高温退火采用传统恒温退火工艺。实验结果表明，STI HARP 薄膜收缩率约为 4%～5%，说明在 STI HARP 沉积过程中引入 NH_3 和 SiF_4 能够有效抑制氧化硅薄膜的收缩。第 3 组实验在 STI HARP 薄膜沉积工艺中引入 NH_3 和 SiF_4，并结合脉冲式退火工艺与 HCl 辅助气体。实验结果表明，该组实验的

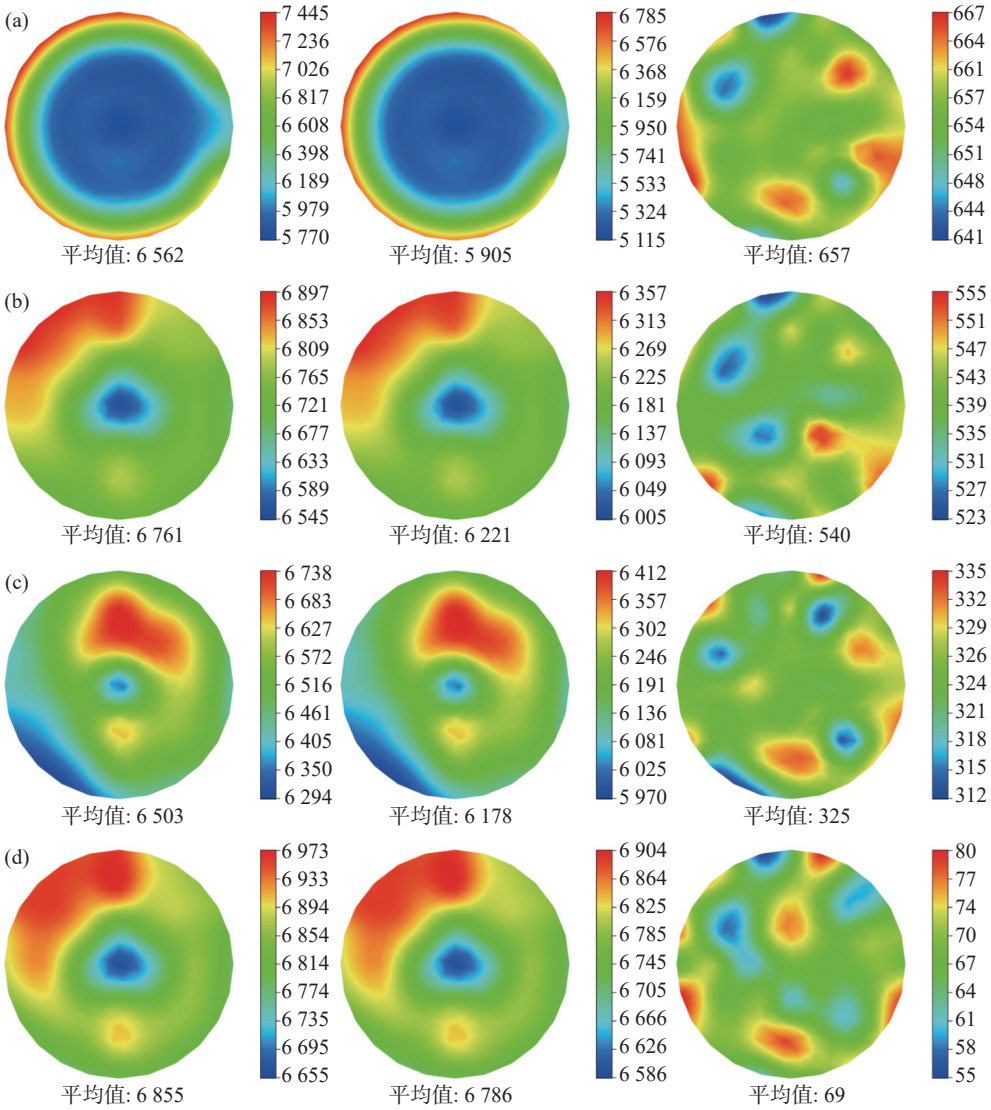

图 7　(a)对照组、(b)第 1 组、(c)第 2 组和(d)第 3 组实验中沉积步骤的膜厚分布(左)、高温退火步骤的膜厚分布(中)以及膜厚分布变化(右)(单位: 10^{-1} nm)

Fig. 7 (a) Control group, (b) group 1, (c) group 2, and (d) group 3: film thickness distribution during deposition (left), film thickness distribution during high-temperature annealing (center), and changes in film thickness distribution (right) (unit: 10^{-1} nm)

STI HARP 薄膜收缩率最低, 约为 1%。这表明通过协同优化 STI HARP 薄膜工艺与退火工艺, 可获得最低的 STI HARP 薄膜收缩率。不同实验条件下的 STI HARP 薄膜收缩率如图 8 所示。

考虑到薄膜特性的差异, 本文采用体积比为 100∶1(水∶浓氢氟酸)的稀释氢氟酸溶液来测定对照组与第 3 组实验中 HARP 氧化硅的湿法刻蚀速率。结果显示, 第 3 组实验中 HARP 氧化硅的刻蚀速率比对照组低 16%, 表明采用第 3 组实验的 HARP 氧化硅薄膜工艺可获得致密性更优的氧化硅薄膜。然而, 经退火处理后, 二者的刻蚀速率趋于一致, 表明高温退火使基于两种 HARP 薄膜工艺的膜质趋于相同。为进一步评估薄膜的应力特性, 采用光学椭偏仪对 HARP 薄膜应力进行表征。结果显示, 与传统工艺相比, 新工艺制备的薄膜应力水平与对照组相当, 未因辅助气体的引入而发生显著变化。推测这一结果主要归因于辅助气体在工艺中主要起修饰作用, 而并非以掺杂形式进入薄膜体材料中。这些气体成分优先与薄膜网络中的缺陷位点(如悬空键、弱键合的 Si—OH)反应, 形成稳定的 Si—N 键。这种局部键合修饰有效强化了薄膜结构, 但未引起显著的晶格畸变, 因此对整体

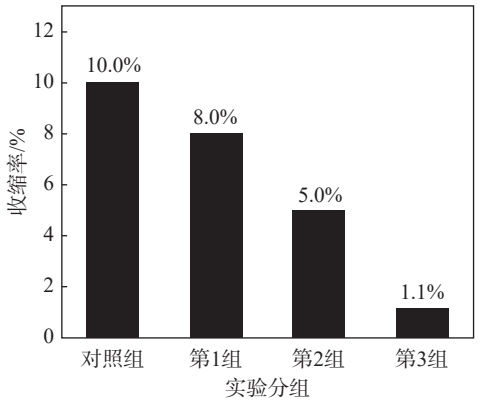

图 8　不同实验条件下薄膜收缩率结果

Fig. 8 Film shrinkage results under different experimental conditions

应力的影响较小。具体实验结果如表 2 所示。

2.2　高深宽比沟槽微缝表征

为进一步验证上述填充工艺对高深宽比沟槽接缝的影响，采用控制变量法在 28 nm CMOS 产品晶圆上进行交叉实验。如图 9(a) 所示，对照组实验中高深宽比沟槽中存在明显的接缝。第 1 组实验中的接缝较对照组有所改善，但其发生率仍较高，如图 9(b) 所示。第 2 组实验与前两组相比，接缝改善显著，仅有 10% 的沟槽出现接缝缺陷，如图 9(c) 所示。第 3 组实验中，接缝被完全消除，如图 9(d) 所示。由此表明，通过两种新工艺的协同作用，可有效实现无缝隙填充，且工艺稳定可控。

表 2　氢氟酸湿法刻蚀速率及应力结果

Table 2 Etching rate and stress results of hydrofluoric acid wet etching

实验分组	实验条件	刻蚀速率/(nm·s^{-1})	应力/MPa
对照组	HARP薄膜沉积未引入辅助气体	0.737	121
	恒温退火	0.109	−252
第3组	HARP薄膜沉积引入NH_3和SiF_4	0.621	117
	脉冲式退火并引入HCl	0.107	−255

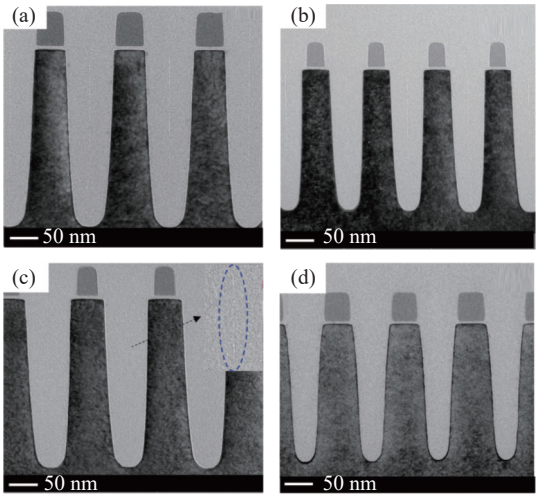

图 9　验证高深宽比沟槽接缝的交叉实验结果。(a)对照组实验；(b)～(d)第 1～3 组实验

Fig. 9 Cross experimental results for the verification of high aspect ratio trench seams. (a) Control group experiment; (b) - (d) experiments of group 1 to 3

2.3　机理分析

综合上述 HARP 在非图形化晶圆(non-patterned wafer, NPW)上的退火收缩特性以及 28 nm CMOS 产品 STI 沟槽填充的微缝结果分析，可以得出以下结论：首先，采用传统 HARP 沉积薄膜时，薄膜中含有较多羟基和弱键合的 Si—O 键。在后续高温退火过程中，羟基容易脱离，弱键合的 Si—O 键会发生重排，导致薄膜收缩显著[4]，如图 10 所示。而新型 HARP 沉积通过引入 NH_3，能够生成 Si—N 键，该键可有效抑制 Si—O 网络的重构，从而增强薄膜的刚性。

此外，SiF_4 的引入提供了 F 离子，可在刻蚀 HARP 薄膜的过程中去除弱键合的 Si—O 键，保留强键合的 Si—O 键，从而直接提升薄膜的致密性。同时，F 自由基可进一步修复晶格损伤(图 11)。需要说明的是，HARP 薄膜中额外引入的 N 和 F 元素不会对器件性能产生影响，因为本研究采用的是体相修饰而非体相掺杂，N 和 F 杂质的引入被严格控制在精确、可控且空间位置受限的范围内。其中，N 元素被限制在 STI 填充介质内部，而 F 元素以高度稳定的形式存在，并可能对界面特性产生积极的钝化作用。关于 NH_3 和 SiF_4 处理后在氧化硅薄膜

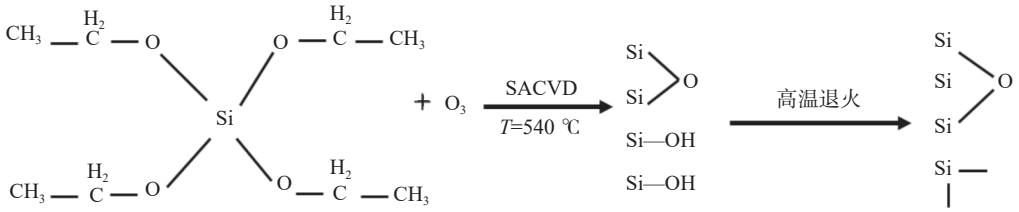

图 10　原有 STI HARP 薄膜的亚常压化学气相沉积(SACVD)过程及退火后元素键合示意图

Fig. 10 Schematic diagram of the conventional STI HARP film sub-atmospheric chemical vapor deposition (SACVD) process and elemental bonding following annealing

中形成的特定化学键态(如 Si—N 键和 Si—F 键)及其分布,目前尚未通过直接的表面与界面分析技术进行验证。这一部分将是未来研究的重点,后续将采用傅里叶变换红外光谱和二次离子质谱等分析手段,对反应机理进行直接验证,并建立工艺参数与化学键态之间的定量关系。

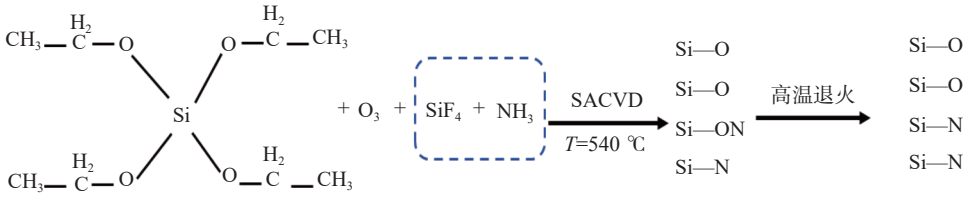

图 11　现有 STI HARP 薄膜沉积过程及退火后元素键合示意图

Fig. 11 Schematic diagram of the current STI HARP thin film deposition process and elemental bonding states following annealing

为深入表征在 HARP 薄膜沉积过程中引入 NH_3 和 SiF_4 后薄膜刚性的变化情况,采用纳米压痕技术对 NPW 薄膜进行表征。如图 12 所示,引入 NH_3 和 SiF_4 后,HARP 薄膜的弹性模量较对照组提升了约 3%～4%。因此,采用本文提出的 HARP 沉积工艺可显著提高氧化硅薄膜的致密性。

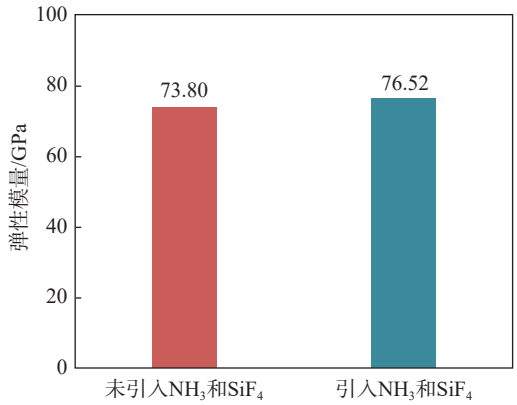

图 12　HARP 薄膜制备中 NH_3 和 SiF_4 的引入对弹性模量的影响

Fig. 12 Influence on modulus of elasticity in HARP thin film preparation by the introduction of NH_3 and SiF_4

采用脉冲式退火工艺并引入 HCl 辅助气体,可进一步提升 STI 沟槽填充的无接缝效果。具体改善机理推测如下:传统的水汽退火工艺虽然能够提供充足的羟基,但由于微缝界面处氧化硅的活性较低,界面处的氧化硅网络结构难以重排,羟基难以进入微缝界面及潜在微缺陷中,修补效果有限[5]。本文通过引入 HCl 辅助气体,利用氯离子提高界面氧化硅的活性,同时促进氧化硅网络结构的重排[6],使更多羟基能够参与修补悬挂键。此外,结合脉冲式高温退火工艺,在每次升降温过程中,可实现微缝界面氧化硅结构的多次重排,从而进一步提升羟基对薄膜中悬挂键、空位及其他缺陷的修补能力,起到类似“拉链”修复接缝的作用[7-8],如图 13 所示。

此外,采用脉冲式退火工艺还显著降低了热预算。尽管受实验条件所限,未能对脉冲式退火与标准退火工艺的热预算进行精确的量化计算与对比,但其热预算的显著降低趋势可从工艺机制上进行定性推断。标准退火通常需持续数分钟,而脉冲式退火的持续时间仅为秒级,并通过多次“瞬时高温—冷却”循环,大幅缩短了晶圆在峰值温度下的累积暴露时间。这种“积木式”加热方式避免了长时间持续高温对器件及整体热历程的不利影响。因此,可以推测该工艺在热预算控制方面具有显著优势。后续研究将通过模拟与实验对标,对该优势进行量

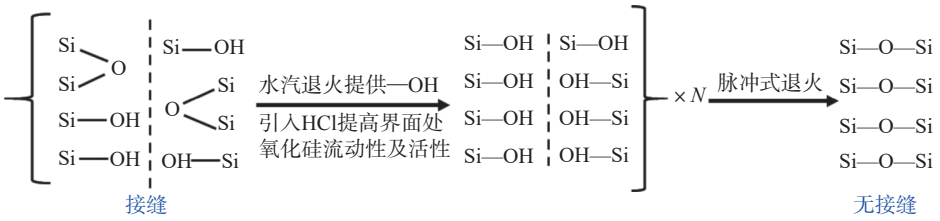

图 13　采用脉冲式退火工艺并引入 HCl 实现无接缝的原理示意图

Fig. 13　Schematic diagram illustrating the principle of seam free through post-pulsed steam annealing with HCl

化表征。

3　结论

本文针对 28 nm CMOS 工艺平台中高深宽比、非标准 V 形 STI 结构的无接缝填充问题，提出一种抑制 HARP 薄膜收缩与“拉链式选择性重生长”的填充方法。交叉实验表明，在 HARP 沉积过程中依次引入 NH_3和 SiF_4，并将后续高温退火工艺改进为高温脉冲式退火工艺，同时引入 HCl 辅助气体，可成功实现高深宽比、非标准 V 形结构沟槽的无接缝填充。此外，通过进一步的交叉实验验证了不同影响因子对 HARP 氧化硅薄膜收缩率的作用。实验结果表明，当在 HARP 薄膜沉积过程中依次进行 NH_3 和 SiF_4 处理，并结合后续高温脉冲式退火与 HCl 辅助气体工艺时，可显著降低填充工艺对高深宽比沟槽形貌的依赖性，提升填充工艺的能力与适用范围。该方法为其他半导体工艺中高深宽比、非标准 V 形沟槽的无孔洞、无接缝填充提供了新思路。

参考文献：

[1] 张汝京. 纳米集成电路制造工艺 [M]. 北京: 清华大学出版社, 2014.
ZHANG R J. Nanoscale integrated circuits: the manufacturing process[M]. Beijing: Tsinghua University Press, 2014.

[2] 倪立华, 丁亚钦, 李宗旭. HARP-SiCoNi 工艺在量产环境下提升高台阶比浅沟道隔离填充能力的研究 [J]. 集成电路应用, 2024, 41(4): 52-54.
NI L H, DING Y Q, LI Z X. Study on the improvement of the HARP-SiCoNi process in the mass production environment to improve the filling capacity of high step ratio compared to shallow trench isolation[J]. Application of IC, 2024, 41(4): 52-54.

[3] 倪立华, 周惟舜, 张守龙. 针对 Nor-Flash 高深宽比 STI 的 ALD & SiCoNi 新型复合填充工艺开发及优化 [J]. 集成电路应用, 2018, 35(9): 34-40.
NI L H, ZHOU W S, ZHANG S L. ALD & SiCoNi integrated gap-fill process development and optimization on Nor-Flash high aspect ratio STI[J]. Application of IC, 2018, 35(9): 34-40.

[4] TILKE A T, STAPELMANN C, ELLER M, et al. Shallow trench isolation for the 45 nm CMOS node and geometry dependence of STI stress on CMOS device performance[J]. IEEE Transactions on Semiconductor Manufacturing, 2007, 20(2): 59-67.

[5] BEAVER R C, TULLY C S, BINNS W J, et al. Interface-associated microbial growth in anoxic pressure vessels containing compacted gapfill bentonite[J]. Journal of Applied Microbiology, 2025, 136(7): lxaf157.

[6] HUANG Y, ZHU H, DUAN X, et al. GapFill-Recon Net: a cascade network for simultaneously PET gap filling and image reconstruction[J]. Computer Methods and Programs in Biomedicine, 2021, 208: 106271.

[7] BEAVER R C, VACHON M A, TULLY C S, et al. Impact of dry density and incomplete saturation on microbial growth in bentonite clay for nuclear waste storage[J]. Journal of Applied Microbiology, 2024, 135(3): lxae053.

[8] YAO R, WANG L, HUANG X, et al. A robust method for filling the gaps in MODIS and VIIRS land surface temperature data[J]. IEEE Transactions on Geoscience and Remote Sensing, 2021, 59(12): 10738-10752.