文章编号: 1007-4252(2025)05-0397-08 DOI: 10.20027/j.gncq.2025.0050 CSTR: 32180.14.j.gncq.2025.0050

STT-MRAM 器件自热效应的研究进展与应用挑战

蓝樟生[1], 朱赛克[1,2], 高世凡[1], 曲益明[1,*]
(1. 浙江大学信息与电子工程学院, 杭州 310027; 2. 西南大学人工智能学院, 重庆 400715)

摘要: 对自旋转移矩磁随机存取存储器(spin-transfer torque magnetic random-access memory, STT-MRAM)器件中自热效应(self-heating effect, SHE)的研究进展及面临的挑战进行系统综述。STT-MRAM 作为新一代非易失性存储技术的重要候选, 具备高速读写、超高集成密度、低功耗和优异耐久性等优势, 在存算一体与神经形态计算等领域展现出广阔的应用前景。然而, 随着器件特征尺寸的持续缩小以及对更高存储密度日益迫切的需求, 写入过程中所需的高电流密度不可避免地会引发焦耳热, 导致器件内部尤其是磁隧道结(magnetic tunnel junction, MTJ)局部温度的瞬时升高。这种温度的急剧变化不仅影响磁性层的热稳定性, 还可能加速界面缺陷生成与材料退化, 进而威胁器件的长期可靠性。研究表明, 自热效应会降低器件耐久性, 并显著提高写入错误率, 其作用机制常呈现非线性和随机性特征。系统梳理近年来 STT-MRAM 自热效应方面的研究成果, 深入分析其对器件耐久性与写入错误率的影响机制, 并探讨其在存算一体架构应用中的核心挑战与未来的研究方向。

关键词: 自旋转移矩磁随机存取存储器; 可靠性; 自热效应; 耐久性; 写入错误率
中图分类号: TN47 **文献标志码:** A

Research progress and challenges of the self-heating effect in STT-MRAM devices

LAN Zhangsheng[1], ZHU Saike[1,2], GAO Shifan[1], QU Yiming[1,*]
(1. College of Information Science & Electronic Engineering, Zhejiang University, Hangzhou 310027, China; 2. College of Artificial Intelligence, Southwest University, Chongqing 400715, China)

Abstract: This paper present a systematic review of recent research progress and outstanding challenges related to the self-heating effect (SHE) in spin-transfer torque magnetic random-access memory (STT-MRAM) devices. As a leading candidate for next-generation non-volatile memory, STT-MRAM combines high-speed read/write capabilities, ultra-high integration density, low power consumption, and

收稿日期: 2025−09−30; **修订日期:** 2025−10−30
基金项目: 新一代人工智能国家科技重大专项 (No. 2020AAA0109001).
作者简介: 蓝樟生(1997—), 男, 博士研究生, 主要研究方向为 MRAM 器件的可靠性与器件物理(E-mail: 12331101@zju.edu.cn).
通信作者: 曲益明(1993—), 女, 博士, 研究员, 主要研究方向为先进工艺节点器件、新型存储器件的工艺及可靠性(E-mail: quym@hdsc.com.cn).

exceptional endurance, making it highly promising for applications in computing-in-memory, neuromorphic computing, and other advanced computing paradigms. However, with the scaling down of device dimensions and the demand for the higher storage density increases, the high current densities required during writing inevitably lead to Joule heating, causing transient local temperature elevations — particularly within the magnetic tunnel junction (MTJ). These rapid thermal fluctuations not only affect the thermal stability of the magnetic layers but also promote the formation of interfacial defects and accelerate material degradation, thereby compromising long-term reliability. Extensive studies have demonstrated that SHE degrades device endurance and markedly increases the write error rate (WER), with underlying mechanisms often exhibiting nonlinear and stochastic behavior. This review synthesizes recent advances in understanding SHE in STT-MRAM, provides an in-depth analysis of its impact on endurance and WER, and outlines key challenges and future research directions, particularly in the context of emerging computing-in-memory architectures.

Key words: STT-MRAM; reliability; self-heating effect; endurance; WER

0 引言

随着摩尔定律逐渐逼近物理极限，传统冯·诺伊曼架构所面临的“存储墙”与能耗瓶颈日益凸显。在此背景下，存算一体化（computing-in-memory, CIM）和神经形态计算（neuromorphic computing）逐渐成为新一代智能计算的重要发展方向[1-3]。CIM 通过在存储单元内部或邻近位置直接执行计算操作，有效减少数据在存储器与处理器之间的频繁搬移，从而可显著降低系统能耗并提升计算效率。神经形态计算则借鉴人脑的信息处理机制，强调在硬件层面实现突触与神经元的高效协同，以支持大规模并行、事件驱动及低功耗的计算模式。实现上述新型计算范式的关键在于核心存储器件需兼具非易失性、高耐久性、低功耗以及类突触可塑性等特性。

在众多新兴非易失存储技术中，自旋转移矩磁随机存取存储器（spin-transfer torque magnetic random-access memory, STT-MRAM）由于独特的工作原理和优异的性能，在存算一体领域备受关注[4-6]。STT-MRAM 利用自旋极化电流来调控磁隧道结（magnetic tunnel junction, MTJ）中自由层的磁化方向，以实现信息存储，其核心结构包括参考层、隧穿势垒层（通常为 MgO）与自由层。在写入过程中，电流穿过 MTJ 产生自旋转移矩，驱动自由层的磁化翻转；读取时则基于隧穿磁阻效应，对电阻状态进行识别。该机制赋予 STT-MRAM 高速、低功耗与非易失等优势，使其在高速缓存、嵌入式存储器及下一代存算一体架构中展现出巨大潜力，为替代传统静态随机存取存储器和闪存提供了可能[5, 7]。此外，得益于这些优异特性，STT-MRAM 还可作为类突触单元应用于神经形态计算系统，实现高密度、低功耗的神经网络权值存储与更新[8-10]。

值得注意的是，实现快速且可靠的磁化翻转需施加超过临界值的写入电流脉冲。在纳米尺度的 MTJ 器件中，该电流密度极高，不可避免地会因焦耳加热效应产生大量的热量，导致器件局部温度在写入过程中瞬时升高，这一现象被称为“自热效应”[11-13]。研究表明，在典型的写入操作中，MTJ 局部温升可超过 75 ℃，极端情况下甚至达到 200~300 ℃，且加热与冷却过程的时间常数处于纳秒量级[14-15]。如此剧烈的瞬态温度波动不仅会改变自由层的热稳定性因子[16-17]，还可能增加自旋翻转的随机性，同时加速隧道层及界面材料的退化，从而显著影响器件的耐久性与写入错误率（write error rate, WER）[18-20]。因此，自热效应已成为制约 STT-MRAM 长期可靠性的重要因素，尤其在存算一体与神经形态计算等新型架构中，其引发的阵列级热累积、写入错误率上升与耐久性下降等问题，已成为制约其实际部署的关键挑战。因此，亟须对其作用机制展开深入研究[7, 12]。

近年来，针对 STT-MRAM 自热效应的研究已在实验表征、热-磁动力学建模与器件设计优化等方面取得一定进展[13-14, 21]。瞬态热反射、扫描热显微术和电阻温度探针等技术被用于测量纳米尺度

MTJ 的温度分布[22-23]; 多物理场模型则被用于模拟电流、热量与磁化翻转之间的耦合行为[24], 为理解器件的热-磁动态过程提供理论依据。同时, 高热导电极、几何尺寸优化及写入脉冲调控等材料与结构改进策略在缓解过热引发的性能退化方面展现出潜力[25-26]。本文系统综述 STT-MRAM 自热效应的研究进展, 分析其对耐久性与 WER 的影响机制, 并探讨其在存算一体架构和神经形态计算中的应用影响及带来的挑战, 为该技术的可靠性提升与实际应用提供参考。

1　自热效应对耐久性的影响

尽管 STT-MRAM 器件常被视为具有“无限耐久性”, 但在实际应用中, 尤其是在高强度写入负载下, 其耐久性仍存在上限。自热效应是加速器件老化并最终导致其失效的关键物理机制。

1.1　主要失效机制: 时间依赖性介电击穿加速与隧穿势垒退化

STT-MRAM 器件耐久性的主要限制因素在于发生在 MTJ 核心结构中超薄隧穿势垒(通常为 MgO)的介电击穿[27], 而自热效应在其中起着“催化剂”的作用。

1.1.1　加速时间依赖性介电击穿

写入操作引发的局部高温会显著加快隧穿势垒中缺陷的形成与扩展速率, 造成永久性短路(即硬击穿, hard breakdown)和存储单元失效, 从而导致时间依赖性介电击穿(time-dependent dielectric breakdown, TDDB)。高温是加速这一过程的关键因素[19-20, 28-29]。

如图 1 所示, 当温度从 25 ℃ 升高至 125 ℃ 时, 相同电压下的平均故障时间(mean time to failure, MTTF)显著缩短, 表明自热效应直接制约了器件在长期擦写循环中的使用寿命[19]。

1.1.2　降低击穿电压

温度升高还会降低 MgO 等介电材料的击穿阈值[14, 30]。因此, 在自热效应下, 器件可能在低于常温设计电压的情况下发生击穿, 从而削弱了其耐久性裕度。图 2 展示了开关时间对温度的依赖关系, 从中可以看出, 高温下器件所需的写入电压降低, 但同时也引入了可靠性风险[30]。

研究[11]表明, 自热是导致 MTJ 耐久性衰退的关键因素, 这一效应在高编程电流密度条件下更为显著。通过有效的热管理策略, 如优化器件结构以增强散热能力, 可显著降低器件的峰值温度, 从而有效提升器件的可靠性与耐久性[12, 24]。

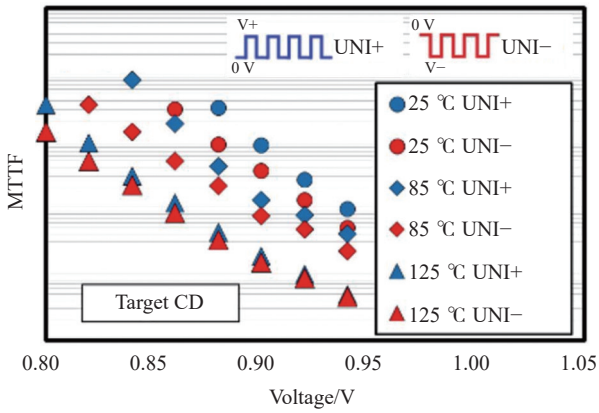

图 1　STT-MRAM 器件在 25 ~ 125 ℃ 温度下 MTTF 随电压(0.80 ~ 0.95 V)变化的趋势[19]

Fig. 1 Variation trend of MTTF of STT-MRAM devices with voltage (0.80 to 0.95 V) at temperatures ranging from 25 to 125 ℃[19]

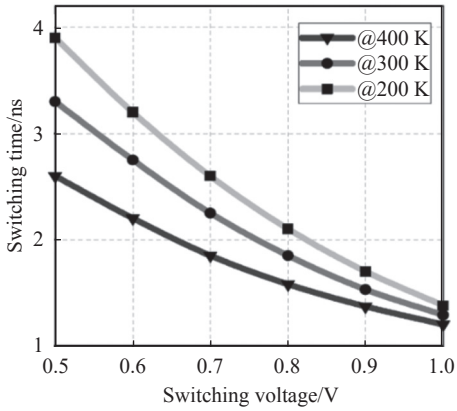

图 2　开关时间-电压对温度的依赖性[30]

Fig. 2 Temperature dependence of the switching time-voltage relationship[30]

1.2　热机械应力与界面退化

此外, 反复的写入操作会引发快速的加热与冷却循环, 进而在 MTJ 堆栈的不同材料层之间产生热机械应力[31]。该应力可能诱发原子扩散、界面混合或微观结构演变, 尤其易发生在磁性层(如 CoFeB)与 MgO 势垒层的界面区域。

界面质量对隧穿磁阻(tunnel magnetoresistance, TMR)比和自旋转移效率具有决定性影响。界面退化会显著降低 TMR 比[32], 从而需要更高的写入电

流以实现相同的翻转概率，这将进一步加剧自热效应，形成性能衰退的恶性循环，最终加速器件失效。图 3 展示了不同底电极处理条件下 TMR 比随温度的变化关系，反映出 TMR 比对界面热稳定性的高度敏感性[32]。

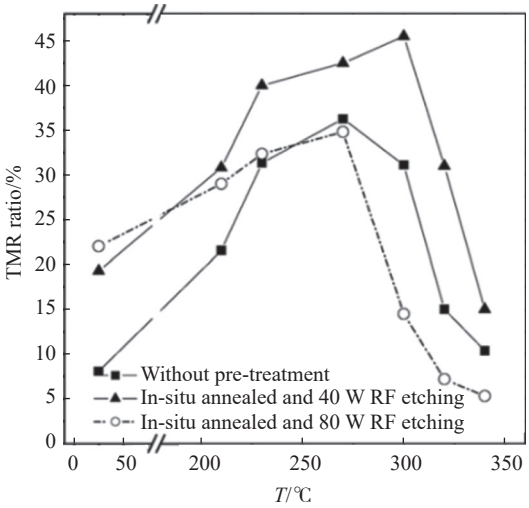

图 3 沉积于不同处理条件下的底电极上的 3 种结的 TMR 比与温度的关系[32]

Fig. 3 Relationship between TMR ratio and temperature for three junctions deposited on bottom electrodes under different processing conditions[32]

1.3 寿命预测模型面临的挑战

自热效应的存在使得对 STT-MRAM 器件的寿命预测变得异常复杂。传统的基于恒定环境温度的可靠性模型难以准确评估器件在实际工作条件下的寿命。若忽略写入操作期间产生的瞬时高温，将显著高估器件的 MTTF[12, 33]。

如图 4 所示，不同温度下 TDDB 的韦布尔(Weibull)分布存在显著差异，表明温度对介电击穿统计特性的影响不可忽视[33]。因此，构建能够综合电、磁、热动力学过程的精确多物理场耦合模型，对于准确预测 STT-MRAM 的耐久性至关重要。目前已有研究[12, 25]通过数值模拟初步量化了自热效应对器件耐久性的具体影响。

2 自热效应对 WER 的影响

WER 是衡量 STT-MRAM 器件单次操作成功率的关键指标。自热效应对 WER 的影响具有双重性和复杂性，既可能带来有利效应，也可能引发不利后果，最终显著影响写入窗口与操作可靠性[34-36]。

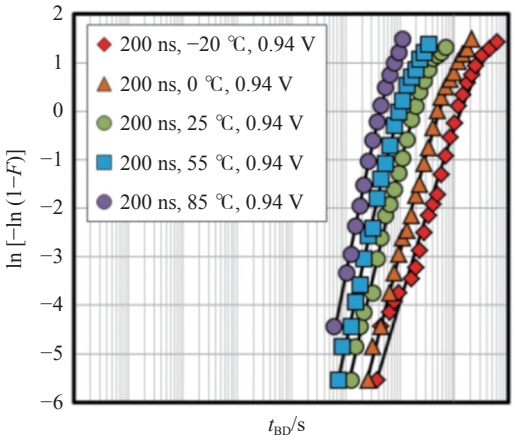

图 4 60 nm MgO STT-MRAM 器件在测试电压为 0.94 V、温度为−20 ~ 85 ℃ 条件下的 TDDB Weibull 图[33]

Fig. 4 TDDB Weibull plot of a 60 nm MgO-based STT-MRAM device tested at 0.94 V over a temperature range from −20 to 85 ℃[33]

2.1 热扰动对翻转过程随机性的增强

STT 驱动的磁化翻转本质上是一个受热扰动支配的随机过程。温度升高会显著加剧该过程的随机性。

2.1.1 增加热噪声

温度升高将显著增强磁化翻转过程中的热噪声。热噪声来源于材料内部原子的热振动所引起的随机磁场扰动，其本质是热涨落导致的自旋取向的随机变化。该随机场通常以附加项的形式引入 Landau–Lifshitz–Gilbert (LLG) 方程中，用以描述热激发下磁矩的随机进动，其强度可由式 (1) 给出：

$$H_{\text{thermal}} = \zeta\sqrt{\frac{2k_{\text{B}}T\alpha}{VM_{\text{sat}}(1+\alpha^2)\delta t}} \tag{1}$$

式中，ζ为均值为零、方差为一的高斯随机数向量，k_{B}为玻尔兹曼常数，T为温度，α为阻尼系数，V 为自由层体积，M_{sat}为饱和磁化强度，δt为数值积分步长。由式 (1) 可知，H_{thermal} 的幅值与温度T的平方根成正比，因此温度升高将导致更强的随机磁场扰动，使磁矩翻转轨迹出现明显波动。

这种增强的热噪声会直接导致翻转过程的统计展宽效应：部分单元可能在给定写入脉冲下无法完全翻转，导致写入不确定性增加[37-38]。

2.1.2 影响写入窗口

写入窗口定义为在给定电压脉冲下器件能够稳定完成磁化翻转的时间区间。当温度升高时，热噪声增强使得器件翻转概率曲线的斜率减小，写入

窗口随之展宽。写入窗口展宽意味着在同一电压下不同单元的写入完成时间差异增大, 对于大规模阵列而言, 这种随机性会导致部分单元提前饱和、部分未完成翻转, 从而增加阵列内的写入偏差。

实验与理论研究[36, 39]均表明, WER 随温度升高而显著增加。图 5 清晰展示了 MTJ 器件开关概率随温度的变化趋势, 表明在高温环境下实现翻转所需的电压阈值有所降低。这说明热激发有助于磁化翻转, 但也使翻转过程的随机性显著增强, 从而导致 WER 升高[36]。该效应在缓存等高密度应用场景中尤为显著, 密集的写操作易引发显著热积累, 进而提升局部工作温度, 加剧 WER 的恶化[40]。图 6 通过热仿真直观呈现了写操作引起的 STT-MRAM 单元温度分布, 揭示了局部热点的形成与热积累对可靠性的潜在威胁[40]。

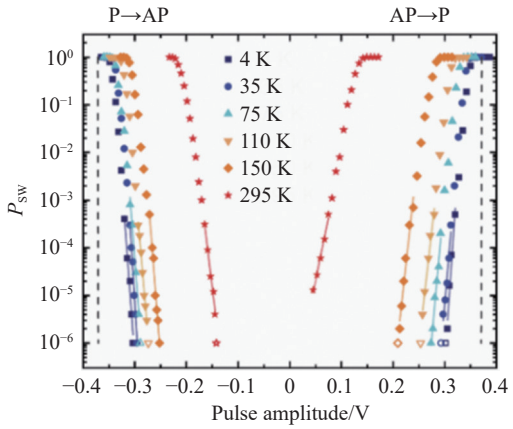

图 5　MTJ 器件在不同温度下开关概率随电压变化关系[36]

Fig. 5　Dependence of switching probability on voltage for MTJ devices at various temperatures[36]

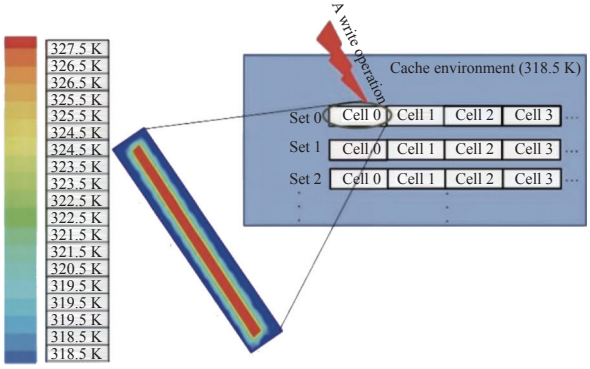

图 6　写入操作导致 STT-MRAM 单元温度升高[40]

Fig. 6　Temperature rise in STT-MRAM cells induced by write operations[40]

2.2　热辅助写入与 WER 的权衡关系

尽管自热效应通常被视为不利因素, 但在一定条件下也可用于实现“热辅助写入”(thermally-assisted switching)[39]。温度升高有助于自由层磁矩克服翻转所需的能量势垒, 理论上可降低临界翻转电流或缩短写入时间[41]。然而, 这种“热辅助”效应具有双重影响。

温度上升会降低器件的热稳定性因子(Δ)和存储势垒的高度, 导致非期望的自发翻转概率显著增加。虽然这有利于磁矩翻转, 但也会导致写入脉冲结束后磁矩更易因热扰动而发生“回跳”(back-hopping), 或在写入过程中出现不完全翻转, 进而提高写入错误率[36, 41]。

由此形成了一项复杂的权衡关系: 自热虽可能降低写入能耗, 但也会削弱数据状态的热稳定性, 并提高写入过程的不确定性。为平衡这一矛盾, 研究者提出了多种写入脉冲优化策略, 如双阶段脉冲、斜坡脉冲和双极脉冲等。通过调控电流波形, 在利用热辅助效应的同时抑制其引发的不稳定性[41-42]。优化写入脉冲的电压、脉宽与波形以兼顾热辅助优势与稳定性控制, 已成为当前研究的重要方向[43-44]。图 7 展示了不同写入电压和温度下 WER 随写脉宽的变化关系, 为脉冲参数设计提供了有用的实验依据[41]。

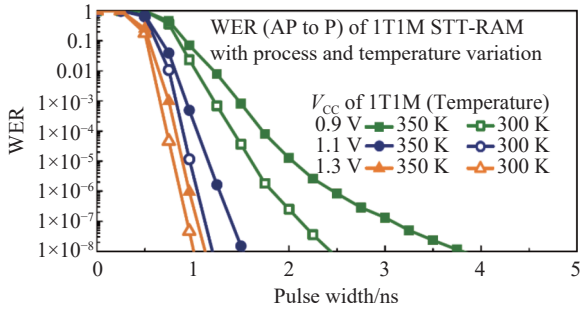

图 7　在不同写入电压下受温度变化影响的 STT-MRAM 器件写脉宽与 WER 的关系[41]

Fig. 7　Relationship between write pulse width and WER of STT-MRAM devices under different write voltages and varying temperatures[41]

2.3　器件参数的温度依赖性

MTJ 的关键材料参数, 如饱和磁化强度、磁各向异性和 TMR 比等, 均表现出显著的温度依赖性[17, 36, 45]。自热效应会导致这些参数在纳秒级写入过程中发生动态变化[46]。图 8 定量描述了饱和

磁化强度、各向异性能密度及交换刚度随温度升高而下降的趋势。这些关键参数的退化会直接影响磁化翻转动力学，进而提高写入过程的不确定性[17]。该动态行为加剧了写入控制的难度，引入了除工艺波动外的另一类不确定性来源，进而对WER产生不利影响[47]。

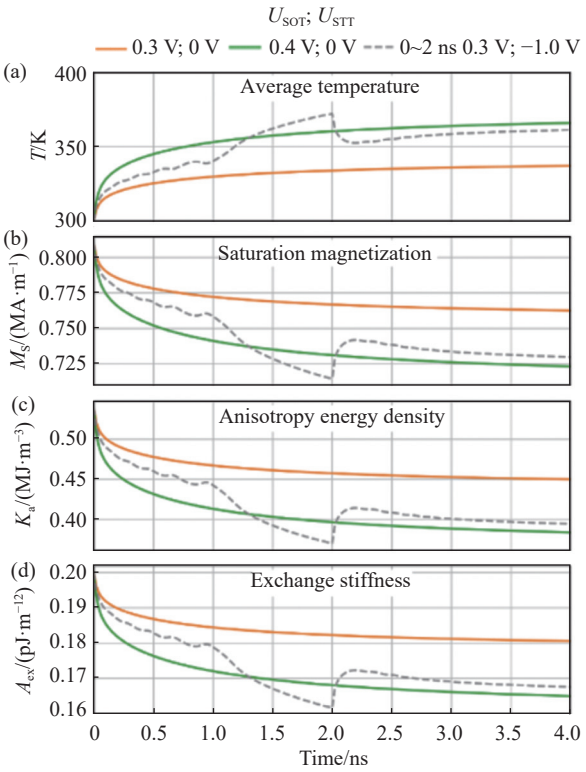

图 8 (a) 不同自旋轨道转矩(SOT)和自旋转移转矩(STT)电压下的自由层平均温度。随着温度升高，(b) 饱和磁化强度、(c) 各向异性能密度及 (d) 交换刚度均呈下降趋势[17]

Fig. 8 (a) The average temperature of the free layer under different spin-orbit torque (SOT) and spin-transfer torque (STT) voltages. As the temperature increases, (b) saturation magnetization, (c) anisotropy energy density, and (d) exchange stiffness all exhibit a decreasing trend[17]

3 总结与展望

自热效应是STT-MRAM技术迈向小型化所必须面对的核心物理问题。它不仅通过加速隧穿势垒的电学退化，直接制约器件的长期写入耐久性，还通过增强磁化翻转过程中的热随机性并动态改变器件参数，显著影响写入错误率。尽管当前的研究在揭示自热效应的作用机制方面已取得重要进展，但在精准建模、材料创新、热管理设计以及系统级协同优化等方面仍面临严峻挑战。特别是在存算一体与神经形态计算等新型架构中，阵列级热累积和热感知写入策略已成为亟待突破的关键问题。

为促进STT-MRAM器件在下一代计算系统中的广泛应用，未来研究可重点聚焦以下方向：

(1)多物理场建模：发展电-热-磁耦合的瞬态仿真方法和工具，精确预测自热效应对器件可靠性的影响；

(2)高导热界面材料：探索氮化铝、石墨烯等高导热材料的应用，以提升器件散热能力；

(3)智能脉冲工程：结合机器学习算法优化写入波形，实现写入错误率与能耗之间的高效平衡；

(4)热感知布局设计：在存算一体阵列中引入基于热分布感知的写入调度与错误检查和纠正(error checking and correction, ECC)策略；

(5)系统-器件协同设计：在架构层面集成热管理模块，以提升整体系统的可靠性。

只有通过从材料、器件、电路到系统架构的全链路创新，并开展多学科交叉的协同攻关，才能有效突破自热效应带来的可靠性瓶颈。在此基础上，STT-MRAM器件有望在存算一体架构中实现高速、低功耗的内存计算融合，为人工智能与大数据处理提供强有力的硬件支撑；同时，凭借其在神经形态计算中类突触的功能特性，可支持高密度、低功耗的神经网络权值存储与更新，进一步拓展其在智能计算系统中的应用前景。综上所述，解决自热效应不仅是提升STT-MRAM器件可靠性的关键路径，也将为其在前沿计算范式中的规模化应用奠定坚实基础，从而充分释放其作为下一代主流非易失性存储技术的巨大潜力。

参考文献：

[1] LI J, ABBAS H, ANG D S, et al. Emerging memristive artificial neuron and synapse devices for the neuromorphic electronics era[J]. Nanoscale Horizons, 2023, 8(11): 1456-1484.

[2] CHUA L. Memristor-the missing circuit element[J]. IEEE Transactions on Circuit Theory, 1971, 18(5): 507-519.

[3] MARKOVIĆ D, MIZRAHI A, QUERLIOZ D, et al. Physics for neuromorphic computing[J]. Nature Reviews Physics, 2020, 2(9): 499-510.

[4] BHATTI S, SBIAA R, HIROHATA A, et al. Spintronics based random access memory: A review[J]. Materials Today, 2017,

20(9): 530-548.

[5] KENT A D, WORLEDGE D C. A new spin on magnetic memories[J]. Nature Nanotechnology, 2015, 10(3): 187-191.

[6] RALPH D C, STILES M D. Spin transfer torques[J]. Journal of Magnetism and Magnetic Materials, 2008, 320(7): 1190-1216.

[7] DENG J, LIANG G, GUPTA G. Ultrafast and low-energy switching in voltage-controlled elliptical pMTJ[J]. Scientific Reports, 2017, 7: 16562.

[8] VINCENT A F, LARROQUE J, LOCATELLI N, et al. Spin-transfer torque magnetic memory as a stochastic memristive synapse for neuromorphic systems[J]. IEEE Transactions on Biomedical Circuits and Systems, 2015, 9(2): 166-174.

[9] WANG M, YUAN Y, JIANG Y. Realization of artificial neurons and synapses based on STDP designed by an MTJ device[J]. Micromachines, 2023, 14(10): 1820.

[10] RZESZUT P, CHĘCIŃSKI J, BRZOZOWSKI I, et al. Multi-state MRAM cells for hardware neuromorphic computing[J]. Scientific Reports, 2022, 12: 7178.

[11] CHAVENT A, DUCRUET C, PORTEMONT C, et al. Steady state and dynamics of Joule heating in magnetic tunnel junctions observed via the temperature dependence of RKKY coupling[J]. Physical Review Applied, 2016, 6(3): 034003.

[12] DESCHENES A, MUNEER S, AKBULUT M, et al. Analysis of self-heating of thermally assisted spin-transfer torque magnetic random access memory[J]. Beilstein Journal of Nanotechnology, 2016, 7: 1676-1683.

[13] JANG H, MARNITZ L, HUEBNER T, et al. Thermal conductivity of oxide tunnel barriers in magnetic tunnel junctions measured by ultrafast thermoreflectance and magneto-optic Kerr effect thermometry[J]. Physical Review Applied, 2020, 13(2): 024007.

[14] LAN Z, QU Y, GAO S, et al. Observation of self-heating process in STT-MRAM and its implication in device operations[C]//Proceedings of the 2025 IEEE International Reliability Physics Symposium. New York: IEEE, 2025: 1-6.

[15] VAN BEEK S, O'SULLIVAN B J, ROUSSEL P J, et al. Impact of self-heating on reliability predictions in STT-MRAM[C]//Proceedings of the 2018 IEEE International Electron Devices Meeting. New York: IEEE, 2019: 25.2. 1-25.2. 4.

[16] CHATTERJEE S, SALAHUDDIN S, KUMAR S, et al. Impact of self-heating on reliability of a spin-torque-transfer RAM cell[J]. IEEE Transactions on Electron Devices, 2012, 59(3): 791-799.

[17] HADÁMEK T, JØRSTAD N P, GOES W, et al. Study of self-heating and its effects in SOT-STT-MRAM[C]//Proceedings of the 2023 International Conference on Simulation of Semiconductor Processes and Devices. New York: IEEE, 2023: 337-340.

[18] SCHNITZSPAN L, KLÄUI M, JAKOB G. Nanosecond true-random-number generation with superparamagnetic tunnel junctions: identification of Joule heating and spin-transfer-torque effects[J]. Physical Review Applied, 2023, 20(2): 024002.

[19] TAN J, LIM J H, SIKDER B, et al. Impact of voltage polarity on time-dependent dielectric breakdown of 1-nm MgO-based STT-MRAM with self-heating correction[J]. IEEE Transactions on Electron Devices, 2023, 70(1): 76-82.

[20] HOSOTANI K, NAGAMINE M, UEDA T, et al. Effect of self-heating on time-dependent dielectric breakdown in ultrathin MgO magnetic tunnel junctions for spin torque transfer switching magnetic random access memory[J]. Japanese Journal of Applied Physics, 2010, 49(4S): 04DD15.

[21] ZHANG L, CHENG Y, KANG W, et al. Addressing the thermal issues of STT-MRAM from compact modeling to design techniques[J]. IEEE Transactions on Nanotechnology, 2018, 17(2): 345-352.

[22] YANG H F, HU X K, SIEVERS S, et al. The magnetic tunnel junction as a temperature sensor for buried nanostructures[J]. Journal of Applied Physics, 2018, 124(17): 174501.

[23] MARTENS U, HUEBNER T, ULRICHS H, et al. Anomalous Nernst effect and three-dimensional temperature gradients in magnetic tunnel junctions[J]. Communications Physics, 2018, 1: 65.

[24] WANG Y, CAI H, NAVINER L A B, et al. Compact thermal modeling of spin transfer torque magnetic tunnel junction[J]. Microelectronics Reliability, 2015, 55(9): 1649-1653.

[25] SU H, KWON H, XUE F, et al. Thermal characterization of ultrathin MgO tunnel barriers[J]. Nano Letters, 2024, 24(46): 14567-14573.

[26] HOFFMANN M, KRIZAKOVA V, KATEEL V, et al. Pulse-shaping strategies for efficient switching of magnetic tunnel junctions by spin-orbit torque[J]. Physical Review Applied, 2024, 22(3): 034052.

[27] LIM J H, RAGHAVAN N, MEI S, et al. Asymmetric dielectric breakdown behavior in MgO based magnetic tunnel junctions[J]. Microelectronic Engineering, 2017, 178:

308-312.

[28] CHOI C M, SUKEGAWA H, MITANI S, et al. Effect of Mg insertion on time-dependent dielectric breakdown in MgO-based magnetic tunnel junctions[J]. Electronics Letters, 2016, 52(12): 1037-1039.

[29] KAN J J, PARK C, CHING C, et al. A study on practically unlimited endurance of STT-MRAM[J]. IEEE Transactions on Electron Devices, 2017, 64(9): 3639-3646.

[30] SEYEDFARAJI S, DARYANI J T, SABRY ALY M M, et al. EXTENT: Enabling approximation-oriented energy efficient STT-RAM write circuit[J]. IEEE Access, 2022, 10: 82144-82155.

[31] KARTHIK S V, TAKAHASHI Y K, OHKUBO T, et al. Transmission electron microscopy investigation of CoFeB/MgO/CoFeB pseudospin valves annealed at different temperatures[J]. Journal of Applied Physics, 2009, 106(2): 023920.

[32] ZHANG Z, ZHAO H, REN Y, et al. Interface roughness effects on the performance of magnetic tunnel junctions[J]. Thin Solid Films, 2007, 515: 3941-3945.

[33] LIM J H, RAGHAVAN N, NAIK V B, et al. Correct extrapolation model for TDDB of STT-MRAM MgO magnetic tunnel junctions[C]//Proceedings of the 2019 IEEE International Reliability Physics Symposium. New York: IEEE, 2019: 1-7.

[34] MONAZZAH A M H, RAHMANI A M, MIELE A, et al. Exploiting memory resilience for emerging technologies: an energy-aware resilience exemplar for STT-RAM memories [M]//Dependable embedded systems. Cham: Springer International Publishing, 2020: 505-526.

[35] APALKOV D, DIENY B, SLAUGHTER J M. Magnetoresistive random access memory[J]. Proceedings of the IEEE, 2016, 104(10): 1796-1830.

[36] REHM L, WOLF G, KARDASZ B, et al. Thermal effects in spin-torque switching of perpendicular magnetic tunnel junctions at cryogenic temperatures[J]. Physical Review Applied, 2021, 15(3): 034088.

[37] CIMPOESU D, PHAM H, STANCU A, et al. Dynamic and temperature effects in spin-transfer switching[J]. Journal of Applied Physics, 2008, 104(11): 113918.

[38] LONG J, HU Q, YUAN Z, et al. Comparative study of temperature impact in spin-torque switched perpendicular and easy-cone MTJs[J]. Nanomaterials, 2023, 13(2): 337.

[39] PREJBEANU I L, KEREKES M, SOUSA R C, et al. Thermally assisted MRAM[J]. Journal of Physics: Condensed Matter, 2007, 19(16): 165218.

[40] CHESHMIKHANI E, FARBEH H, MIREMADI S G, et al. TA-LRW: A replacement policy for error rate reduction in STT-MRAM caches[J]. IEEE Transactions on Computers, 2019, 68(3): 455-470.

[41] WANG S, LEE H, EBRAHIMI F, et al. Comparative evaluation of spin-transfer-torque and magnetoelectric random access memory[J]. IEEE Journal on Emerging and Selected Topics in Circuits and Systems, 2016, 6(2): 134-145.

[42] WU B, CHENG Y, YANG J, et al. Temperature impact analysis and access reliability enhancement for 1T1MTJ STT-RAM[J]. IEEE Transactions on Reliability, 2016, 65(4): 1755-1768.

[43] WU L, TAOUIL M, RAO S, et al. Survey on STT-MRAM testing: Failure mechanisms, fault models, and tests[EB/OL]. (2020-01-15). https://arxiv.org/abs/2001.05463.

[44] KHVALKOVSKIY A V, APALKOV D, WATTS S, et al. Basic principles of STT-MRAM cell operation in memory arrays[J]. Journal of Physics D: Applied Physics, 2013, 46(7): 074001.

[45] MIHAJLOVIĆ G, SMITH N, SANTOS T, et al. Origin of the resistance-area-product dependence of spin-transfer-torque switching in perpendicular magnetic random-access memory cells[J]. Physical Review Applied, 2020, 13(2): 024004.

[46] DEVOLDER T, TULAPURKAR A, SUZUKI Y, et al. Temperature study of the spin-transfer switching speed from DC to 100 ps[J]. Journal of Applied Physics, 2005, 98(5): 053904.

[47] KANG W, ZHANG L, KLEIN J O, et al. Reconfigurable codesign of STT-MRAM under process variations in deeply scaled technology[J]. IEEE Transactions on Electron Devices, 2015, 62(6): 1769-1777.