文章编号: 1007-4252(2025)05-0417-06 DOI: 10.20027/j.gncq.2025.0042 CSTR: 32180.14.j.gncq.2025.0042

高温预处理对磁性隧道结晶化过程中缺陷与磁性能损伤的抑制

商启香, 陈 辉, 邵云亮, 吴 云, 孟凡涛, 孙一慧*
(浙江驰拓科技有限公司, 杭州 311300)

摘要: 磁性隧道结(magnetic tunnel junction, MTJ)是磁性随机存储器(magnetoresistive random access memory, MRAM)的核心组成部分。在 MTJ 制备过程中, 通常需要对磁性非晶材料进行退火处理, 以促进 MgO 势垒层沿 (001) 方向结晶, 从而增强其自旋过滤效应和抗击穿能力。炉管退火可同时对大量晶圆进行热处理, 显著提高生产效率, 因而是集成电路制造中常用的工艺之一。然而, 退火过程中频繁的升降温可能导致腔室内颗粒脱落并沉积于晶圆表面, 从而引发缺陷, 导致短路和低良率等问题。此外, 设备维护过程或对带有水汽的晶圆等高温处理可能引入的水汽和氧气等杂质气体会在高温下影响晶粒度, 并生成氧化物, 进而引发磁性能损伤, 造成隧穿磁电阻(R_{TM})和矫顽力(H_C)的降低。在炉管工艺中引入高温预处理步骤, 通过加速缺陷颗粒的脱落或增强其与腔壁的吸附, 改善腔体污染状况。同时, 高温预处理可有效加速水汽等杂质气体的排出, 维持腔室内部环境的稳定性, 从而保障 MRAM 产品的性能和良率。

关键词: 磁性隧道结; 高温预处理; 磁损伤; 腔室环境
中图分类号: TG156.26 **文献标志码:** A

Suppression of defects and magnetic damage in the crystallization process of magnetic tunnel junction by high-temperature pretreatment

SHANG Qixiang, CHEN Hui, SHAO Yunliang, WU Yun, MENG Fantao, SUN Yihui*
(Zhejiang Hikstor Technology Co., Ltd., Hangzhou 311300, China)

Abstract: Magnetic tunnel junctions (MTJ) represent a key component of magnetoresistive random access memory (MRAM). The magnetic amorphous materials utilized in the fabrication of MTJ necessitate annealing treatment, which facilitates the crystallization of MgO along the (001) direction. This enhances the spin filtering effect and improves the breakdown resistance of the MgO barrier layer. Furnace processing is among the most prevalent techniques in integrated circuit manufacturing, allowing for the simultaneous heat treatment of multiple wafers, thereby substantially increasing production

收稿日期: 2025-09-15; **修订日期:** 2025-09-29
基金项目: 新一代人工智能国家科技重大专项 (No. 2020AAA0109003).
作者简介: 商启香(1996—), 女, 硕士, 主要研究方向为磁性材料(E-mail: shangqixiang@hikstor.com).
通信作者: 孙一慧(1988—), 男, 博士, 正高级工程师, 主要研究方向为新型存储器器件(E-mail: sun_yihui@hikstor.com).

capacity. Nevertheless, repeated temperature fluctuations during the annealing process can lead to the formation of particles within the chamber, which may deposit onto the wafers, resulting in defects, short circuits, and reduced yield. Furthermore, moisture, oxygen, and other impurity gases introduced during equipment maintenance or the heat treatment of wafers containing moisture can influence grain size at high temperatures and generate oxides, causing magnetic damage and reducing tunnel magnetoresistance R_{TM} and coercive force H_C. This study proposes a high-temperature pretreatment process within furnace tube technology, which promotes the accelerated detachment of defective particles or their enhanced adsorption to the chamber, thereby mitigating chamber contamination. Additionally, high-temperature pretreatment facilitates the removal of impurity gases such as moisture from the chamber, ensuring a stable internal environment and maintaining the performance and yield of MRAM products.

Key words: magnetic tunnel junction; high-temperature pretreatment; magnetic damage; chamber environment

0 引言

近年来，磁性随机存储器（magnetoresistive random access memory, MRAM）凭借高速读写、低功耗、非易失性和抗辐照等优异特性受到广泛关注，并迎来了快速发展阶段[1~2]。全球主要集成电路制造厂商均在积极布局 MRAM 技术。2019 年，三星推出首款嵌入式 MRAM 产品，并成功应用于可穿戴设备[3]。随后，台积电在 22 nm 工艺节点推出了首款 eMRAM 产品[4]，并计划验证将 MRAM 技术向 5 nm 工艺节点推进的可行性[5~7]。专注于 MRAM 技术的 Everspin、Avalanche 与 Globalfoundries、UMC 等代工厂合作，推出了独立式 MRAM 芯片，广泛应用于工业控制、数据中心以及航天航空等领域[8]。2022 年，三星发布了业内首款基于 MRAM 的存内计算芯片，仅需 0.56 mW 的功耗即可实现 0.63 帧每秒的人脸识别速率，展现出其在极低功耗人工智能物联网（artificial intelligence & internet of things, AIoT）应用中的巨大潜力[9]。

磁性隧道结（magnetic tunnel junction, MTJ）是 MRAM 的核心功能部件，直接决定着 MRAM 芯片性能的优劣。MTJ 的结构复杂，典型的复合结构为 CoFeB/MgO/CoFeB，通常由 30~50 层超薄薄膜组成，其中许多薄膜的厚度约为 0.5 nm[10-11]。退火工艺在 MRAM 芯片制备中起着至关重要的作用。在后退火工艺中，非晶态的 CoFeB 合金与 MgO 介电层会发生晶化[12~13]，形成 bcc(001) 的晶向，从而提升其结晶质量。这一过程不仅增强了 MgO 势垒层的自旋过滤效应和抗击穿特性，还提升了 CoFeB/MgO 界面的垂直各向异性，从而实现高隧穿磁电阻（R_{TM}）[13]。R_{TM} 与 CoFeB 和 MgO 的结晶质量密切相关，在一定范围内，随着退火温度的升高，R_{TM} 逐渐增大；但退火温度过高则会导致 R_{TM} 减小，这主要是杂质扩散和垂直各向异性减弱所致[13~15]。

退火工艺通常采用炉管设备进行，而炉管工艺作为半导体制造领域的关键批量生产技术[16]，可显著提高产能。然而，频繁的升降温以及保养维护过程会导致工艺设备的颗粒污染和腔室微环境的变化，从而影响芯片良率和性能。颗粒污染可能引发芯片断路、短路、漏电及电性能下降等问题，严重时甚至导致芯片报废，造成经济损失[12]。颗粒污染贯穿芯片制造全过程，尤其会对 MTJ 的性能产生显著影响，并进一步影响后一道工艺环节，导致芯片性能下降甚至失效。因此，在芯片制造过程中，应尽量避免颗粒污染的产生和引入，同时确保 MTJ 薄膜结构和性能的稳定。本研究基于垂直式炉管设备，旨在分析磁损伤和颗粒污染的成因，并通过高温预处理的方式来降低颗粒污染水平并改善 MTJ 的磁损伤，从而保持芯片的高良率和高可靠性。

1 实验内容

本实验选用 Futek-VAO (BL-12) 型 300 mm 晶圆真空退火炉管作为实验设备。由于晶圆的退火工艺主要在腔体内部进行，因此工艺腔体成为颗粒污染和 MTJ 薄膜磁损伤的主要场所。工艺腔体主

要由 6 个部分组成, 分别为充气口、热电偶、晶舟、出气口、升降机和底座, 如图 1 所示。工艺流程如下: 首先通过出气口抽真空, 随后在真空状态下以 9 ℃·min^{-1} 的速率升温至目标温度 T, 并保温一定时间 t(即热处理实验时间); 随后以 4.5 ℃·min^{-1} 的速率降温至 60 ℃, 再通过充气口充入 Ar 气, 使腔体快速恢复至室温和大气压, 避免晶圆氧化。晶舟采用石英材质(SiO_2), 共有 106 个晶圆位置, 其中上下各 31 个位置用于放置填充(dummy)晶圆, 主要用于防止热量扩散并保持腔体内部温度均匀性, 以确保晶圆受热均匀。当晶圆放置在腔体内部时, 主要由 3 个凸起支撑, 而这些凸起位置即为颗粒的主要聚集区域。

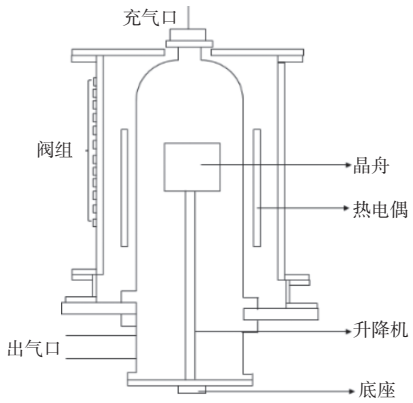

图 1　工艺腔体的结构

Fig. 1　Structure of the process chamber

本实验首先在腔室内填满 dummy 晶圆, 并在 400 ℃ 下保温 60 min 进行预处理; 随后, 将 6 片纯裸硅(Si)片和 1 片 MTJ 薄膜晶圆填充于晶舟上, 晶圆摆放位置如图 2 所示; 接着在 355 ℃ 下保温 30 min, 之后测试 Si 片表面的颗粒数量以及 MTJ 薄膜的磁性能(包括 R_{TM} 及矫顽力 H_C)。分别选择 400 ℃ 和 355 ℃ 作为优化条件, 其中 400 ℃ 是后道工艺中最常用的热处理温度, 用于修复互补金属氧化物半导体(complementary metal oxide semiconductor, CMOS)的性能衰减, 而 355 ℃ 是获得 MRAM 最佳综合性能的热处理温度[17]。

实验中, 无图案晶圆缺陷检测系统(KLA Surfscan SP2, 常温)用于快速检测缺陷数量(实验前后颗粒数量的叠加值)及其在晶圆内的分布, 缺陷分析系统(AMAT SEMVision G6, 常温)依据 SP2 的检测数据和坐标定位进行扫描电镜(scanning

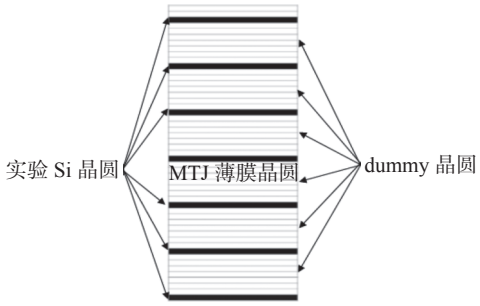

图 2　实验晶圆的摆放方式。dummy 晶圆起保温作用, 实验 Si 晶圆为裸硅晶圆, MTJ 薄膜晶圆为生长 MTJ 薄膜的晶圆

Fig. 2　The placement method of the experimental wafers. The dummy wafer serves as a heat-preserving placeholder, the experimental Si wafer is a bare silicon wafer, and the MTJ thin-film wafer refers to a wafer with MTJ thin film deposited on its surface

electron microscope, SEM)图像检测和 X 射线能谱(energy dispersive X-ray spectroscopy, EDX)分析, 面内电流探针测试仪(CAPRES CIPTech M300, 常温)用于测试 MTJ 薄膜的 R_{TM}, 磁光克尔测试仪(MicroSense PKMRAM, 常温)用于测试 MTJ 薄膜的 H_C。实验步骤及其条件如表 1 所示。

表 1　实验步骤及其条件

Table 1　Experimental steps and conditions

实验步骤	T/℃	t/min
Step 1	400	60
Step 2	355	30

注: Step 1为高温预处理; T为实验温度; t为实验时间。

2　实验结果与分析

2.1　高温预处理对颗粒污染的抑制

在炉管设备运行过程中, 气体沿自上而下的路径进入工艺腔体内部, 晶圆由晶舟上的 3 个凸起结构支撑。这一结构特点与实验中观察到的晶舟凸起位置颗粒污染严重的现象相符, 如图 3(a) 所示。这一现象主要源于退火工艺中的升降温过程加速了晶舟上颗粒污染的形成, 这些颗粒沿凸起位置掉落至晶圆表面, 最终导致腔体内部和晶圆表面形成较多颗粒污染, 进行影响芯片的生产质量。对颗粒污染物进行 SEM 扫描后发现, 颗粒呈不规则形状且形态相似, 如图 4(a) 所示, 由此推测这些缺陷由

同一原因导致。EDX 分析结果表明，颗粒污染物中的主要元素为 Si 和 O，如图 4(b) 所示。其中，O 元素主要来源于石英（SiO_2）晶舟在高温环境下的元素释放。

经高温预处理后，颗粒数量显著减少，如图 3(b) 所示。高温预处理加速了工艺腔体内部晶舟表面颗粒的形成与脱落，长时间的降温处理使颗粒牢固黏附于实验晶圆上，且在最后通入气体的过程中颗粒无法转移，随实验晶圆被带出腔体，从而保持腔体内部颗粒数量处于较低水平。

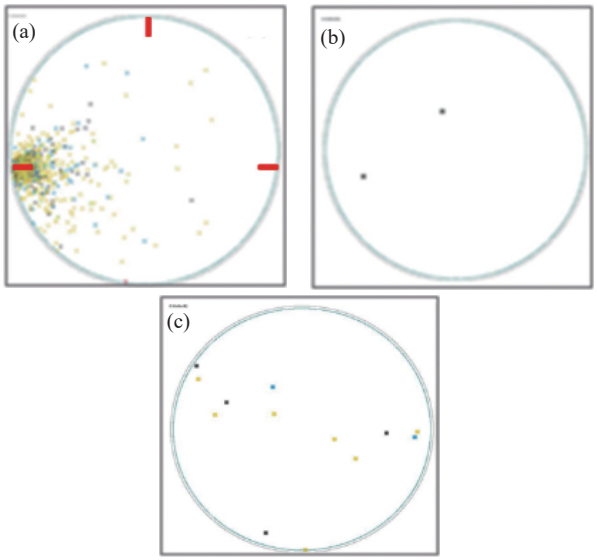

图 3 高温预处理对颗粒分布的影响。(a) 无高温预处理的情况，红色标记为晶舟凸起位置；(b) 有高温预处理的情况；(c) 高温预处理 8 个月后的状态

Fig. 3 The effect of high-temperature pretreatment on particle distribution. (a) The situation without high-temperature pretreatment. Red denotes the positions of crystal axis protrusions. (b) The situation with high-temperature pretreatment. (c) The status after 8 months of high-temperature pretreatment

高温预处理后，颗粒数量减少的效果具有长效性，即使在 8 个月后，颗粒数量依然维持在较低水平，如图 3(c) 所示。由此可见，高温预处理有助于获得洁净的腔室，从而提升了设备的整体性能。

2.2 高温预处理对磁损伤的改善

设备维护后有高温预处理和无高温预处理的温度和压力曲线均一致，如图 5 所示（1 Torr ≈ 133.3 Pa），表明设备在维护后处于稳定运行状态。

隧穿磁电阻 $R_{TM} = (R_{ap}-R_p)/R_p$，其中 R_{ap} 和 R_p

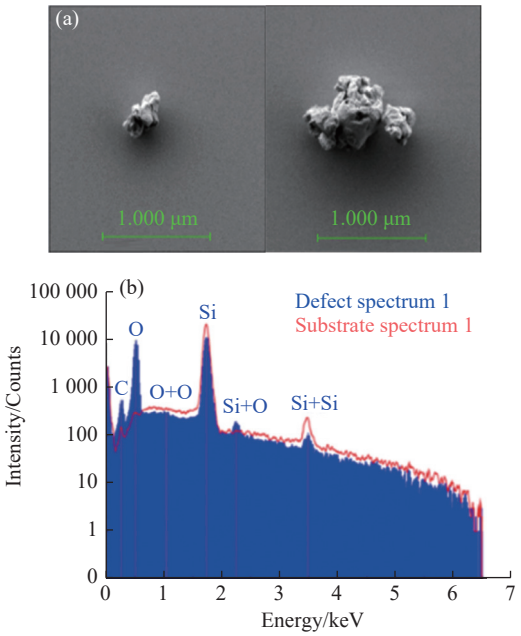

图 4 工艺腔室内颗粒的 (a) SEM 形貌及 (b) 表征元素种类的 EDX 图谱

Fig. 4 (a) SEM morphology and (b) EDX spectrum of particles in the process chamber

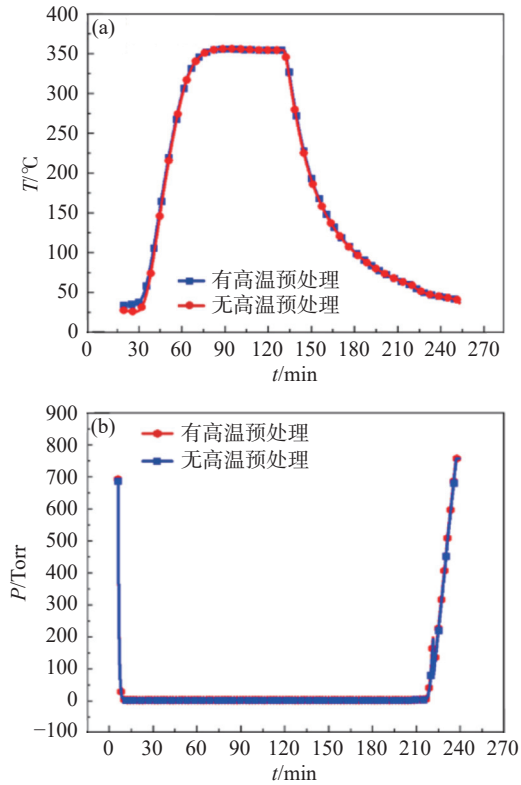

图 5 高温预处理对工艺过程参数的影响。(a) 温度；(b) 压力

Fig. 5 The influence of high-temperature pretreatment on process parameters. (a) Temperature; (b) pressure

分别为磁性材料在自旋反平行和平行状态下的电阻值, 其大小与磁性材料的自旋极化率和结晶质量密切相关。材料的结晶质量主要受温度影响, 设备硬件不会影响 MTJ 薄膜的性能。然而, 设备维护后(无高温预处理), MTJ 薄膜的性能发生显著变化, R_{TM} 和 H_C 明显降低, 如表 2 所示。H_C 主要受 3 个因素影响: (1)磁晶各向异性越强, 磁矩翻转所需克服的能量势垒越高, H_C 越大; (2)材料中的杂质、空位、晶界和析出相等缺陷, 会对磁畴壁产生钉扎作用, 使畴壁移动需克服额外的能量, 进而提升 H_C; (3)在多晶材料中, 当晶粒度减小到一定程度时, 畴壁钉扎效应增强, 进而提升 H_C。

表 2　高温预处理对 MTJ 薄膜性能的影响

Table 2 Influence of high-temperature pretreatment on the performance of MTJ thin films

设备状态	实验方案	R_{TM}/%	H_C/Oe
维护前	无高温预处理	181.3	94.2
维护后	无高温预处理	156.0	47.0
维护后	有高温预处理	182.5	94.0

注: 1 Oe = 79.6 A·m^{-1}。

设备在维护过程中需打开腔室, 会导致外界环境中的氧气、二氧化碳、水分等物质的进入。在高温退火过程中, MTJ 薄膜的非晶 CoFeB 电极首先结晶, 进而诱导势垒层 MgO 结晶。水分的引入会降低晶粒的形核能, 在相同的保温时间内导致晶粒异常长大, 减少晶粒界面数量, 从而降低畴壁钉扎效应和 H_C, 如图 6(a) 所示, 其中 1 mdeg ≈ 1.7453 ×10^{-5} rad。水分等杂质还会提供异质形核位点, 在形核过程中晶格倾向于与基底晶格结构最匹配的晶向生长, 从而无法为 MgO 提供特定的 (001) 晶向基底, 这降低了界面的垂直各向异性, 削弱 MgO 晶格对称性对隧穿电子波函数的筛选作用; 同时, 生成的氧化物会引起磁损伤, 降低 Fe-MgO 的轨道杂化, 最终导致 R_{TM} 的下降, 如图 6(b) 所示。高温预处理通过提前分解水分子等杂质, 生成 H_2、O_2 和 CO_2, 并随通入的惰性气体排出腔室, 从而保持腔室整体微环境的稳定, 进而有效抑制了磁损伤的发生。

此外值得注意的是, 如图 6(a) 所示, 翻转场出现明显的磁滞中心偏离零点的现象, 这是由于 MTJ 结构中人工反铁磁层和参考层产生的净磁矩在自由层的引起的杂散场不为零。在实际应用中, 芯片要在不同温度下工作, 而其高温下的数据保持能力是非易失性存储的主要瓶颈, 因此需优先保证高温下磁性层的平衡, 以实现最佳综合性能。由于不同磁性层的磁矩随温度的变化不一致(居里温度不同), 常温下的磁滞回线不可避免地会出现中心点偏离零点的现象[18]。另外, 未经高温预处理腔室中的残余气体会对人工反铁磁层等结构造成磁损伤, 导致其偏置场发生变化, 从而引发磁滞回线中心点的偏移。

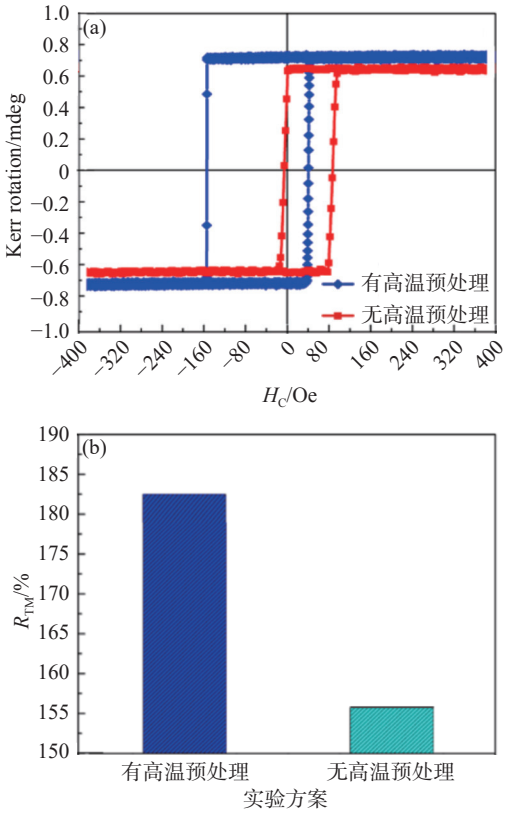

图 6　高温预处理对 MTJ 薄膜性能的影响。(a) 磁滞回线; (b) R_{TM}

Fig. 6 Effect of high-temperature pretreatment on the properties of MTJ thin films. (a) Magnetic hysteresis loop; (b) R_{TM}

3　结论

炉管内的颗粒污染主要源于频繁的温度变化和前道工艺残留, 这些颗粒物滴落至晶圆表面会降低芯片的良率。在不改变设备参数的情况下, 通过高温预处理加速工艺腔体内部颗粒的形成, 并使其沿凸起位置滴落并附着于实验晶圆表面。在随后

的降温过程中，颗粒物因无法移动而随实验晶圆被带出工艺腔体，从而有效减少产品制备过程中生成的颗粒污染物。此外，日常保养过程中引入的水分等气体杂质主要影响颗粒的大小、质量以及氧化物的生成，同时可能引发磁损伤，降低磁性能。高温预处理能够将引入腔室的杂质分解为气体，并在降温过程中随充入的 Ar 气排出腔室，从而维持腔室内部环境的稳定性。本研究通过上述方法显著提升了 MRAM 芯片的良率与工艺稳定性，为其商业化应用提供了有力支持。

参考文献：

[1] NAKANO T, OOGANE M, NAGANUMA H, et al. Systematic investigation on correlation between sensitivity and nonlinearity in magnetic tunnel junction for magnetic sensor[J]. IEEE Transactions on Magnetics, 2015, 51(11): 4005104.

[2] NA T, KANG S H, JUNG S O. STT-MRAM sensing: A review[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2021, 68(1): 12-18.

[3] AGGARWAL S, ALMASI H, DEHERRERA M, et al. Demonstration of a reliable 1 Gb standalone spin-transfer torque MRAM for industrial applications[C]//Proceedings of the 2019 IEEE International Electron Devices Meeting. New York: IEEE, 2019: 2.1. 1-2.1. 4.

[4] WANG C Y, SHIH M C, WENG C H, et al. Reliability demonstration of reflow qualified 22 nm STT-MRAM for embedded memory applications[C]//Proceedings of the 2020 IEEE Symposium on VLSI Technology. New York: IEEE, 2020: 1-2.

[5] SHIH Y C, LEE C F, CHANG Y A, et al. A reflow-capable, embedded 8Mb STT-MRAM macro with 9nS read access time in 16 nm FinFET logic CMOS process[C]//Proceedings of the 2020 IEEE International Electron Devices Meeting. New York: IEEE, 2020: 11.4. 1-11.4. 4.

[6] CHEN C H, CHANG C Y, WENG C H, et al. Reliability and magnetic immunity of reflow-capable embedded STT-MRAM in 16 nm FinFET CMOS process[C]//Proceedings of the 2021 Symposium on VLSI Technology. New York: IEEE, 2021: 1-2.

[7] LEE Y J, CHENG C T, HUANG J C, et al. Demonstration of embedded MRAM with sub-50 nm MTJ for RAM-like and MCU applications[C]//Proceedings of the 2025 Symposium on VLSI Technology and Circuits. New York: IEEE, 2025: 1-3.

[8] WANG Z, WEI Z, WU G, et al. Dual QSPI 8Gb STT-MRAM for space applications[C]//Proceedings of the 2023 International Electron Devices Meeting. New York: IEEE, 2023: 1-4.

[9] JUNG S, LEE H, MYUNG S, et al. A crossbar array of magnetoresistive memory devices for in-memory computing[J]. Nature, 2022, 601(7892): 211-216.

[10] SUN Y, GONG J, DENG Z, et al. Current-induced magnetization switching in seed optimized perpendicular magnetic tunnel junctions with enhanced spin-transfer-torque efficiency and uniformity[J]. ACS Applied Electronic Materials, 2021, 3(9): 3754-3760.

[11] WANG M, CAI W, CAO K, et al. Current-induced magnetization switching in atom-thick tungsten engineered perpendicular magnetic tunnel junctions with large tunnel magnetoresistance[J]. Nature Communications, 2018, 9: 671.

[12] 吴清洋. LPCVD 氮化硅设备对颗粒污染的影响研究 [J]. 现代盐化工, 2021, 48(1): 51-52.

[13] LEE Y M, HAYAKAWA J, IKEDA S, et al. Giant tunnel magnetoresistance and high annealing stability in CoFeB/MgO/CoFeB magnetic tunnel junctions with synthetic pinned layer[J]. Applied Physics Letters, 2006, 89(4): 042506.

[14] KHVALKOVSKIY A V, APALKOV D, WATTS S, et al. Basic principles of STT-MRAM cell operation in memory arrays[J]. Journal of Physics D: Applied Physics, 2013, 46(7): 074001.

[15] WANG W G, HAGEMAN S, LI M, et al. Rapid thermal annealing study of magnetoresistance and perpendicular anisotropy in magnetic tunnel junctions based on MgO and CoFeB[J]. Applied Physics Letters, 2011, 99(10): 102502.

[16] 马慧民, 叶春明. 半导体炉管区批调度问题的粒子群优化算法研究 [J]. 计算机集成制造系统, 2007, 13(6): 1121-1126.

[17] YU Z, YANG X, ZHAO X, et al. Co-optimizing of H-curing, stress, and thermal annealing: A more effective way for realizing FEOL-BEOL compatible eMRAM chip[J]. Journal of Vacuum Science & Technology B, 2024, 42(6): 062202.

[18] SUN Y, MENG F, WANG Y. Temperature dependence strategy for achieving enhanced reflow-capable MRAM with a multi-interface structure[J]. ACS Applied Electronic Materials, 2024, 6(10): 7456-7463.