文章编号:1007 - 4252(2024)03 - 0003 - 134　　DOI:10.20027/j.gncq.2024.0019

栅极调控硅表面电势研究

应文静[1,2],李　铁[1],王跃林[3,*]

(1. 中国科学院上海微系统与信息技术研究所,上海 200050;2. 中国科学院大学,北京 100049;3. 绍兴文理学院,浙江绍兴 312000)

摘要:对于金属 - 氧化物 - 半导体(MOS)结构而言,栅极电压的改变可以引起硅表面电势的改变,从而引起电导的改变,该原理在场效应管中得到充分的研究与应用,而本文则首次探讨其在平面电子管领域的应用场景。本文通过对流过硅的电流进行测试,分析栅极电压变化对不同厚度和载流子浓度的硅表面电势产生的影响,验证了硅在空气表面的电子积累与耗尽现象。实验结果表明,对于不同硅中载流子浓度和厚度的器件,相同的栅极电压变化将引起不同程度的硅表面电导变化。栅极引起的硅发射电流变化也证明了栅极对于硅表面电势的调控能力。就平面电子管而言,电子从阴极表面逸出被阳极捕获形成发射电流。因此,硅表面电势的改变可以引起场发射特性的改变,从而引起发射电流的改变,使以背栅电压调控阴极硅表面电势为栅极调控原理的平面电子三极管成为可能。

关键词:表面电势、栅极调控、平面电子管、场发射

中图分类号:O462.4　　**文献标志码**:A

Research on gate control of silicon surface potential

YING Wenjing[1,2], LI Tie[1], WANG Yuelin[3,*]

(1. Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200000, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China

3. Shaoxing University, Shaoxing Zhejiang 312000, China)

Abstract: For the metal - oxide - semiconductor (MOS) structure, the change of the back - gate voltage causes the change of the surface potential in the silicon, which leads to the change of the conductance. This principle has been fully studied and applied in field effect transistors, and its application in the field of planar electron tubes is discussed for the first time in this paper. By measuring the current flowing through the silicon, the influence of gate voltage on the silicon surface potential with different thickness and carrier concentration is analyzed, and the phenomenon of electron accumulation and depletion in the

收稿日期:2024 - 03 - 15;　　**修订日期**:2024 - 04 - 15

基金项目:国防科技技术预先研究基金(31513060103).

作者简介:应文静(1999—),女,硕士研究生,主要研究方向为平面真空电子器件(E - mail:yingwj@mail.sim.ac.cn).

通信作者:王跃林(1959—),男,博士,研究员,主要研究方向为 MEMS(E - mail:ylwang@mail.sim.ac.cn).

silicon is verified. The experimental results show that for devices with different silicon carrier concentration and thickness, the same gate voltage changes will cause different conductance changes. The change of emission current caused by the gate also proves the ability of the gate to regulate the silicon surface potential. In the case of a planar nanoscale vacuum/air channel tube (PNVCT), electrons escape from the cathode surface and are captured by the anode to form the emission current. Therefore, the change of the silicon surface potential can cause the change of the number of electrons emitted, which causes the change of the emission current, and makes it possible to realize the PNVCT in which the silicon works as the cathode and the emission current can controlled by the back – gate voltage.

Key words: Surface potential; Gate regulation; Planar electron tube; Field emission

0　引言

在金属 – 氧化物 – 半导体(MOS)结构中,栅极电压的改变可以引起硅表面电势的改变,从而改变硅的电导[1,2]。依据这一原理,金属氧化物半导体场效应管(MOSFET)被发明并应用。随着集成电路的发展,对晶体管器件性能的要求逐渐提高,一些新器件结构被提出。具有超薄硅膜的全耗尽绝缘体上硅(FDSOI)技术的出现和应用有效控制短沟道效应并降低了辐射灵敏度[3,4],弥补了体硅技术的不足。

对于平面电子管而言,电子通过冷场发射原理从阴极表面被发射进入真空/空气进行传递[5],所以硅中表面电势的变化可以使其场发射性能进行改变。因此,对硅表面电势进行调控这一原理和现象可用于制备平面电子三极管。当前对于平面电子管的研究主要针对阴极材料[6-9]、器件结构[6,7,10-15]和阴阳极间隙制备方法[10,15-21]三个方面。主流的栅极调控发射电流原理都是利用栅极电压的改变引起阴阳极间电场的改变,从而改变电子逸出概率。由此原理设计的器件结构有四种:栅极在底部[18,19,22,23]、栅极在阴阳极中间[6,11,24]、栅极在顶部[7]和三个电极位于同一平面[13,15,17]。基于此栅极调控原理设计的四种结构平面电子管器件大都面临着如栅极漏电流大、栅极调控能力弱、制备工艺复杂等问题。平面电子管由于其高频高功率性能佳、极端环境耐受性强等优点在航空和核技术等领域具有广阔前景[6]。因此,研究一种新的栅极调控原理对于提高平面电子管栅极调控效率、降低栅极漏电流、设计平面电子管集成电路不可或缺。

栅极调控硅表面电势的原理在场效应管中的研究和应用已十分成熟,而本文则创新地探究了该原理在电子管领域的应用。本研究验证了基于该原理设计平面电子三极管的可行性,大大开拓了 FDSOI 等技术的应用范围以及平面电子管的设计思路。

1　正文

1.1　原理与结构

硅表面电势的变化由硅电导的变化间接体现,其中硅电导的测试结构如图 1(a)所示,电导的变化将由流过硅的电流变化体现。考虑 n 型半导体中,当栅极电压逐渐增大时,其能带将向下弯曲,且栅极电压越大,能带弯曲程度越大。如图 1(b)上半部分所示,当栅极电压逐渐增大时,能带的弯曲将沿着向下的红色箭头方向加剧。由于硅的表面电势为表面本征费米能级与体本征费米能级的差值,则随着能带不断向下弯曲,其表面势也逐渐降低,电导逐渐增大,如图 1(b)中 Vs/V 随距离变化图所示。

考虑厚度较大的体硅材料,可认为硅在空气界面的表面状态不受栅极电压影响(如图 1(b)中曲线虚线部分);而对于薄膜硅材料而言,由栅极电压引起的能带弯曲和表面势变化足以使硅在硅 – 空气界面的表面状态发生变化(如图 1(b)中曲线的实线部分)。此外,由于在冷场发射中电子从硅 – 真空/空气界面被发射出,因此理论上而言硅在该界面的表面电势变化可引起其场发射特性的变化,使以硅材料为阴极的基于栅极调节阴极表面电势的场发射平面电子三极管成为可能。

1.2　硅表面电势与栅极电压关系讨论

关于不同条件参数对硅表面电势的影响讨论,采取控制变量的方法,在控制其余参数相同的前提下改变一个参数并分析结果的变化规律。实验通过分别改变栅极电压、硅材料厚度、硅中载流子浓度来测试表面电势变化的不同规律,最后通过发射电流

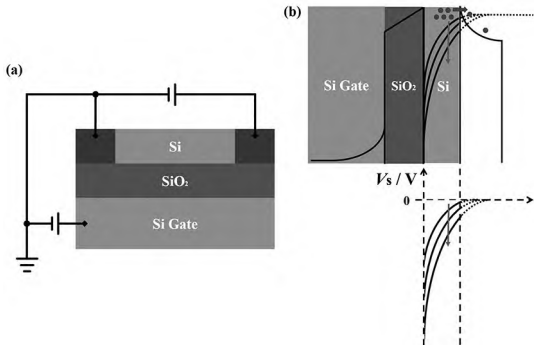

图 1 电导变化测试结构与能带和表面势变化曲线(a)用于测试硅表面势变化的结构;(b)加不同电压时硅中能带及表面势弯曲变化曲线,其中沿着向下的红色箭头方向栅压不断增加

Fig. 1 The structure to test conductance and the change curves of band and surface potential. (a) The structure used to test the surface potential change in silicon; (b) The energy band and surface potential curves of silicon with different gate voltages, where the gate voltage increases along the downward direction of the red arrow.

验证表面状态的变化。

首先选取一定厚度和载流子浓度的硅,测试其在不同栅压下流过硅的电流。如图 2 所示在栅极电压逐渐减小时,流过硅的电流在栅极电压从 0V 开始减小 5V 的范围内迅速从 1.6×10^{-7}A 减小到 6.1×10^{-9}A,对应的硅电阻也从 $3\times10^{7}\Omega$ 增大到 $8\times10^{8}\Omega$。此时硅表面由于栅极的负电压不断吸引空穴直至其浓度逐渐大于电子浓度,此时产生电子耗尽状态,因而硅的导电能力逐渐下降。当栅极电压由逐渐增大时,流过硅的电流也逐渐增大,在栅压变化 20V 范围内电流变化三个数量级。此时硅表面由于正的栅极电压不断吸引电子产生电子积累效应,更高的电子浓度使硅的导电能力逐渐强,电阻逐渐减小。在栅压从 -20V 变化到 0V 再变化到 20V 的过程中,硅电阻率由 400Ω cm 变化到 6Ω cm 再变化到 $3\times10^{-2}\Omega$ cm,对应的电子浓度从 $1\times10^{13}\,cm^{-3}$ 变化到 $6\times10^{14}\,cm^{-3}$(原硅材料电子浓度)再变化到 $1\times10^{18}\,cm^{-3}$。由以上流过硅的电流与硅材料电阻随栅极电压的变化结果可以认为栅极电压的变化对硅的表面状态产生影响,且对于 n 型硅而言,栅极电压减小和增大将分别使其产生耗尽和积累效应。

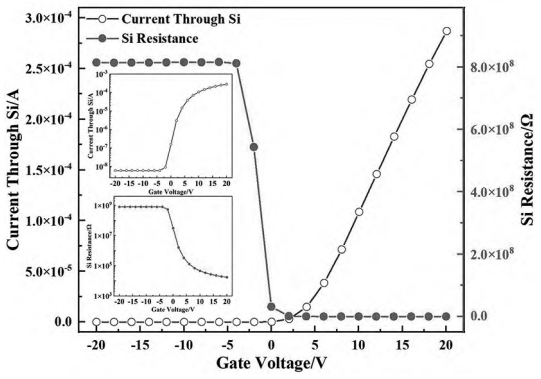

图 2 不同栅极电压下硅两端电流与此时硅的电阻值

Fig. 2 The current through the silicon and the resistance value of the silicon under different gate voltages.

1.3 硅表面电势与厚度关系讨论

接着选取硅载流子浓度相近而厚度不同的器件,测量并比较其流过硅的电流在相同的栅极电压变化下的表现。如图 3(a)、(b)所示为两种硅载流子浓度相近而厚度不同的器件,其中厚度较薄器件的硅约 50 nm 厚,厚度较薄器件的硅约 300 nm 厚。由图 3(c)厚度不同器件流过硅的电流随栅压变化情况所示,厚度较薄器件在相同栅极电压变化范围内(-20V 至 20V)其流过硅的电流变化更大(5 个数量级),显著大于硅厚度较大器件(2 个数量级)。由图 1(b)中能带弯曲图和表面势弯曲图可知,硅厚度越大,则在相同栅极电压作用下硅 - 空气界面的表面势弯曲越小,随着厚度进一步增大到一定程度,硅 - 空气界面的表面势将不弯曲与体硅一致,因此对电导影响也越小。与硅较薄器件相比,硅较厚的器件中,尽管施加的栅压可以使其处于耗尽状态(栅极电压小于 0V),但还是有电流,说明硅的厚度大于耗尽层厚度,器件不能耗尽,无法关断。可以认为对于相同载流子浓度的硅而言,厚度较薄的器件的表面势受栅极电压影响更显著,可以取得更佳的栅调控效果,且可以使器件关断。

1.4 硅表面电势与载流子浓度关系讨论

其次,选取硅厚度接近而载流子浓度不同的器件,测量并比较流过硅两端电流在相同的栅压变化下的表现。如图 4 所示为两种硅厚度相同而载流子浓度不同的器件电流,其中电子浓度较大器件的载流子浓度约为 $5\times10^{17}\,cm^{-3}$,电子浓度较小器件的载流子浓度约为 $6\times10^{14}\,cm^{-3}$。由器件电流随栅压变

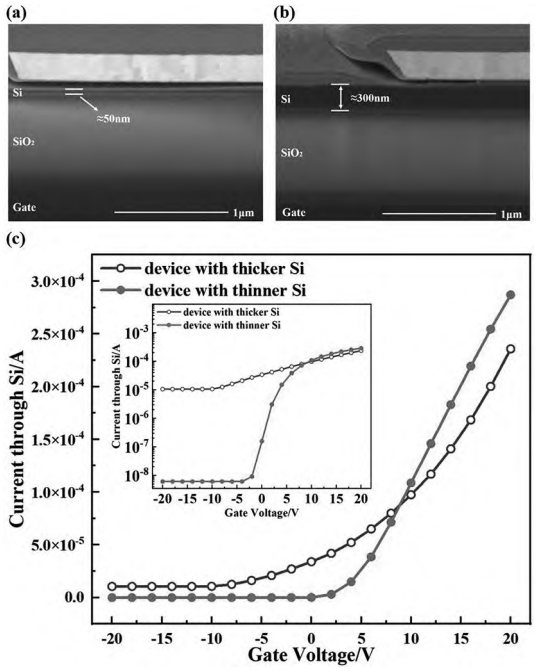

图 3　不同硅厚度器件的截面扫描电镜图与流过硅的电流(a)硅较薄器件的截面扫描电镜图;(b)硅较厚器件的截面扫描电镜图;(c)不同栅极电压下流过硅的电流

Fig. 3 Scanning electron microscopy (SEM) photos and the current through silicon of devices with different silicon thickness. (a) The SEM photo of a device with a thinner silicon; (b) The SEM photo of a device with a thicker silicon; (c) The current through silicon under different gate voltages.

化情况可知,电子浓度较大器件流过硅的电流更大但变化幅度更小(1 个数量级)。对于电子浓度更高的器件而言,栅极电压对其表面电势的调节难度更大。考虑耗尽情况,电子浓度为 $5\times10^{17}\,cm^{-3}$ 的器件其最大耗尽层宽度约为 50 nm,因此当硅材料厚度大于 50 nm 时,该阴极硅靠近空气界面的部分将无法被全耗尽,栅极电压持续减小时流过硅的电流仍维持在一个较高的水平。而栅极电压持续增大时,电子会逐渐产生积累效应,表面电子浓度进一步增大从而电导和电流进一步增大,且原电子浓度大的器件在相同的栅极电压下其硅表面电子浓度将一直比原电子浓度较小的器件大。

可以认为对于相同厚度的硅而言,载流子浓度更小的器件的表面电势受栅极电压影响更显著,且相同栅极电压下其电导始终更小。

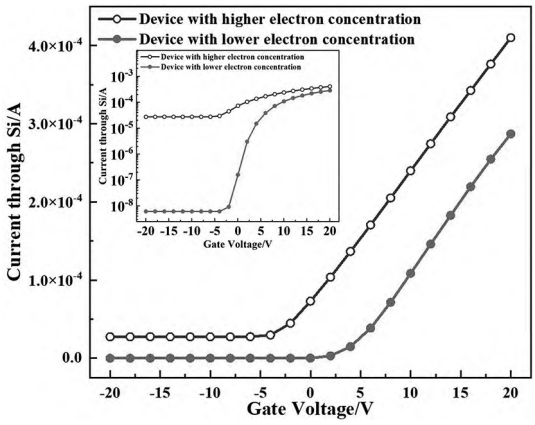

图 4　不同栅极电压下流过不同电子浓度的硅电流

Fig. 4 Current through silicon with different electron concentrations at different gate voltages.

1.5　发射电流测试

一方面,硅在空气界面的表面电势变化将引起场发射特性的改变,从而引起场发射电流的改变;另一方面,场发射电流的变化也可以证明表面电势发生了变化。因此,测试不同栅极电压下硅的场发射电流特性对于验证其表面电势变化规律十分有必要。

首先对比硅载流子浓度相同而厚度不同的器件发射电流,如图 5(a)所示。对于厚度较大的器件,栅极电压对发射电流影响程度较小(40V 栅压变化范围内产生两个数量级变化),显著小于硅厚度较薄器件(40V 栅压变化范围内产生五个数量级变化)。此外,在硅较厚器件中栅压持续增大的情况下发射电流的增长逐渐趋于平稳,考虑是由于厚度较大的器件在发射界面的表面势难以被栅极电压影响的范围覆盖。其次,对比硅厚度相近而载流子浓度不同的器件,如图 5(b)所示。对于载流子浓度较大的器件而言,在相同的阳极电压和栅极电压下发射电流更大,但受栅极调控产生的变化程度更小(40V 栅压变化范围内产生两个数量级变化)。这是由于硅电子浓度高的器件,其表面势调节难度更大。

栅极电压的改变引起发射电流的变化这一现象可以证明,栅极电压的变化引起了硅在空气界面的表面电势变化,使电子在表面产生耗尽或积累从而使发射电流关断或增大。因此,栅极电压对硅表面势的调控作用可用于设计以顶层硅为阴极的场发射平面电子三极管。基于该栅极调控原理的三极管由

于具备栅极氧化层因而可有效隔绝栅极漏电流,由于栅极在电子逸出阴极前对其分布和密度进行调控因而栅极调控能力较强,具有优秀的发展前景。

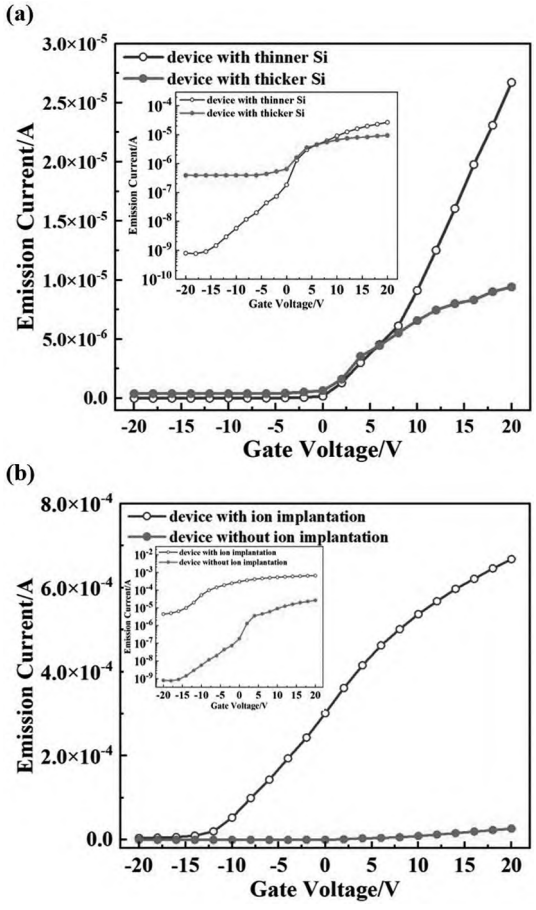

图 5 不同参数的硅发射电流随栅压变化(a)不同厚度的硅发射电流随栅压变化;(b)不同载流子浓度的硅发射电流随栅压变化

Fig. 5 The emission current of silicon with different parameters varies with the gate voltage. (a) The emission current of silicon with different thicknesses varies with the gate voltage. (b) The emission current of silicon with different electron concentration varies with the gate voltage.

2 结论

本文研究了不同条件下硅的表面电势与电导变化规律,通过测试流过硅的电流,分别比较不同栅极电压、不同硅厚度以及不同硅载流子浓度下的表面电势变化规律。通过硅的场发射电流变化证明了栅极调控硅表面电势的有效性,同时也证明了基于该原理的平面电子管设计具备可行性。其中,对于 n 型硅而言,栅极电压小于 0V 时硅表面将产生耗尽效应,栅极电压大于 0V 时硅表面将产生积累效应。针对不同厚度和掺杂浓度的硅,栅极电压也展现出了不同的调控效果。在其他条件均相同的情况下,栅极电压对于厚度更薄且掺杂浓度更低的器件具有更加显著的调制作用,因此使硅尽量薄且电子浓度维持在一个不很高的水平,有利于提高栅极对硅表面势的调控效率。在后续的研究中,可通过引入不同栅极氧化层厚度的材料以探讨栅极氧化层厚度对于硅表面势变化的影响,更加深刻地掌握硅表面电势变化规律。

本文的实验结果证明,栅极可以有效调控硅在空气界面的表面电势,并引起硅场发射特性的改变。这一发现有利于基于背栅调制阴极硅表面电势的场发射平面电子三极管的研究,如利用具有薄膜硅的 FDSOI 作为起始材料,并将作为阴极的顶层硅电子浓度控制在不很高的水平。该栅控原理完全不同于当前已有的场发射三极管的原理,有希望开辟新的栅极调控机制研究方向,提高栅极调控效率,降低栅极漏电流,提高可集成性,从而实现场发射电子三极管新的突破与进步。

参考文献:

[1] Su K W, Kuo J B. Analytical capacitance model for submicron accumulation - mode SOI MOS devices[J]. Solid - State Electronics, 1998, 42 (4), 513 - 522.

[2] Sonnenberg V, Martino J A. SOI technology characterization using SOI - MOS capacitor[J]. Solid - State Electronics, 2005, 49 (1), 109 - 116.

[3] Ferlet - Cavrois V, Gasiot G, Marcandella C, et al. Insights on the transient response of fully and partially depleted SOI technologies under heavy - ion and dose - rate irradiations[J]. IEEE Transactions on Nuclear Science, 2002, 49 (6), 2948 - 2956.

[4] Cheng K, Khakifirooz A. Fully depleted SOI (FDSOI) technology[J]. SCIENCE CHINA - INFORMATION SCIENCES, 2016, 59 (6).

[5] Forbes R G. Simple good approximations for the special elliptic functions in standard Fowler - Nordheim tunneling theory for a Schottky - Nordheim barrier[J]. Applied Physics Letters, 2006, 89 (11).

[6] Srisonphan S, Jung Y S, Kim H K. Metal - oxide - semiconductor field - effect transistor with a vacuum channel [J]. Nat Nanotechnol, 2012, 7 (8), 504 - 508.

[7] Jones W M, Lukin D, Scherer A. Practical nanoscale field

emission devices for integrated circuits[J]. Applied Physics Letters, 2017, 110 (26), 263101.

[8] Han J W, Seol M L, Meyyappan M. A nanoscale vacuum field emission gated diode with an umbrella cathode[J]. Nanoscale Advances, 2021, 3 (6), 1725 - 1729.

[9] Han P, Li X, Cai J, et al. Vertical Nanoscale Vacuum Channel Triodes Based on the Material System of Vacuum Electronics [J]. Micromachines (Basel), 2023, 14 (2), 346.

[10] Han J W, Sub Oh J, Meyyappan M. Vacuum nanoelectronics: Back to the future? —Gate insulated nanoscale vacuum channel transistor[J]. Applied Physics Letters, 2012, 100 (21), 213505.

[11] Han J W, Moon D I, Meyyappan M. Nanoscale Vacuum Channel Transistor[J]. Nano Lett, 2017, 17 (4), 2146 - 2151.

[12] Wang X, Shen Z, Wu S, et al. Vacuum field - effect transistor with a deep submicron channel fabricated by electro - forming[J]. Solid - State Electronics, 2017, 132, 1 - 5.

[13] Chang W T, Pao P H. Field Electrons Intercepted by Coplanar Gates in Nanoscale Air Channel[J]. IEEE Transactions on Electron Devices, 2019, 66 (9), 3961 - 3966.

[14] Di Bartolomeo A, Urban F, Passacantando M, et al. A WSe2 vertical field emission transistor[J]. Nanoscale, 2019, 11 (4), 1538 - 1548.

[15] Ji X, Yutong S, Yongjiao S, et al. Study on electrical properties and structure optimization of side - gate nanoscale vacuum channel transistor[J]. Journal of Physics D: Applied Physics, 2020, 53 (13), 135301.

[16] Sapkota K R, Leonard F, Talin A A, et al. Ultralow Voltage GaN Vacuum Nanodiodes in Air[J]. Nano Lett, 2021, 21 (5), 1928 - 1934.

[17] Xu J, Hu H, Yang W, et al. Nanoscale vacuum channel transistor with in - plane collection structure[J]. Nanotechnology, 2020, 31 (6), 065202.

[18] Wang X, Xue T, Shen Z, et al. Analysis of the electron emission characteristics and working mechanism of a planar bottom gate vacuum field emission triode with a nanoscale channel[J]. NANOSCALE, 2021, 13 (34), 14363 - 14370.

[19] Wang X, Zheng C, Xue T, et al. Nanoscale Vacuum Field Emission Triode With a Double Gate Structure[J]. IEEE Electron Device Letters, 2022, 43 (2), 292 - 295.

[20] Liu M, Yang Y, Li T, et al. Low voltage field emission of single Cu nanowire in air with nanoscale gaps for vacuum electronics[J]. Micro & Nano Letters, 2017, 12 (11), 897 - 900.

[21] Liu M, Fu W, Yang Y, et al. Excellent field emission properties of VO2(A) nanogap emitters in air[J]. Applied Physics Letters, 2018, 112 (9), 093104.

[22] Nirantar S, Ahmed T, Ren G, et al. Metal - Air Transistors: Semiconductor - Free Field - Emission Air - Channel Nanoelectronics[J]. Nano Lett, 2018, 18 (12), 7478 - 7484.

[23] Xu J, Gu Z, Yang W, et al. Graphene - Based Nanoscale Vacuum Channel Transistor[J]. Nanoscale Res Lett, 2018, 13 (1), 311.

[24] De Rose L B, Scherer A, Jones W M. Suspended Nanoscale Field Emitter Devices for High - Temperature Operation[J]. IEEE Transactions on Electron Devices, 2020, 67 (11), 5125 - 5131.