文章编号：1007 - 4252(2022)03 - 0003 - 265　　DOI：10.20027/j.gncq.2022.0035

3 300 V-FS-IGBT 击穿特性及其相关工艺的研究

王学良，钱　敏*
（苏州城市学院 光学与电子信息工程学院，苏州 215104）

摘要： 对于 3 300 V 高压绝缘栅双极型晶体管（Insulated Gate Bipolar Transistor，IGBT）器件，因其衬底电阻率非常高，在场限环、场板、场限环+场板、结终端扩展（Junction Termination Extension，JTE）、横向变掺杂（Variation of Lateral Doping，VLD）、场限环+多级场板等众多提升耐压的方案中，场限环+多级场板是最切实可靠的方案。基于现有的 3 300 V 场截止型（FS）IGBT 平面工艺制造平台，采用场限环+多级场板结终端结构，TCAD（Technology Computer Aided Design）仿真发现场板厚度的增加，其击穿电压也随之增大。将此 TCAD 仿真设计方案通过不同场板厚度分组试验进行流片验证，击穿电压大于 3 300 V。但随着场板厚度增加，其翘曲度也跟着相应增加，为此进行了正反面膜质淀积后回流工艺优化，翘曲度显著减少，与场板厚度弱相关，满足了设计要求，实测值与仿真值相吻合。

关键词： 场截止绝缘栅双极型晶体管；场限环；场板；场限环+场板；场限环+多级场板
中图分类号： TN322+.8　　**文献标志码：** A

The Research on Breakdown Characteristics and Corresponding Process of 3 300V-FS-IGBT

Wang Xue-liang，Qian Min*
（College of Optics and Engineering Electronic Information，City University of Suzhou，Suzhou 215104，China）

Abstract: For 3 300 V high voltage IGBT device，due to extremely high resistance of substrate，among those enhancing breakdown voltage terminal solution such as floating field ring，field plate，floating field ring plus field plate，JTE，VLD and floating field rings plus multistep field plates，floating field rings plus multistep field plates is the most feasible one. Based on the existing planar 3 300 V field stop（FS）IGBT platform，adopting floating field rings plus multistep field plates' terminal structure，the TCAD simulation shows that the breakdown voltage increases while the thickness of field plate increase. This TCAD simulation scheme is fabricated in process through the field plate thickness DOE（Design of Experiment），3 300 V breakdown voltage is achieved. But as the thickness increase，the bow also increases accordingly，so the frontside and backside film deposition reflow optimization is carried out，the bow reduces significantly，which has weak relation with the thickness，meets the design requirement. The meas-

收稿日期： 2022-03-11；　　**修订日期：** 2022-05-18
作者简介： 王学良（1964-），男，高级工程师，主要研究方向为半导体功率器件和 TCAD 仿真（E-mail：edxlwang@163.com）.
通信作者： 钱　敏（1970-），男，汉族，江苏苏州人，博士，教授，主要从事半导体器件及材料的研究（E-mail：qianmin@szcu.edu.cn）

ured breakdown voltage result verified the TCAD simulation.

Key words: FS IGBT; Floating Field Ring; Field Plate; Floating Field Ring+Field Plate; Floating Field Ring+Multistep Field Plate

0 引言

绝缘栅双极晶体管(IGBT)是一种具有MOS输入、双极输出的功率器件,同时具有单极性器件和双极性器件的优点。其驱动电路简单、控制电路功耗和成本低、通态压较低、开关损耗小,在几十千赫高压大电流器件中处于垄断地位。

击穿特性是IGBT器件的首要特性,指在器件处于阻断状态时,器件需承受一定的耐压。通常,合理设计的元胞结构能使元胞间相互分担电场以满足耐压需求。然而,器件本身并非由元胞结构在二维方向上无限重复组成的无限大的平面,元胞区边缘缺失了内部元胞所具有的对称性,因而需要有终端结构来调整该区域的电场分布,使器件满足设计所需的耐压要求。当器件处于阻断状态时,终端区域是器件内部电场强度最高的位置之一,然而普通的3 300V FS-IGBT终端设计和普通工艺又会引起翘曲严重等工艺问题。如何缓解终端处的电场并保证终端耐压的可靠性及工艺的可行性一直以来是研究人员面临的难题。本文利用TCAD(Technology Computer Aided Design)软件,仿真设计了一款3 300 V FS-IGBT器件,并对其相关工艺进行了分组试验,有效地降低翘曲工艺问题,对击穿特性与终端结构参数的关系进行了研究,并流片验证。流片测试结果和仿真结果吻合,且工艺稳定可行。

1 终端结构及击穿特性仿真

常用的终端结构主要分为场限环(Floating Field Rings)、场板(Field Plate)、场限环+场板、结终端扩展(Junction Termination Extension, JTE)、横向变掺杂(Variation of Lateral Doping, VLD)等。对于3 300 V高压IGBT器件而言,其衬底掺杂浓度低,电阻率非常高;对于单独的场限环、场板结构,终端利用率低,一般不采用此结构;对于JTE、VLD方案,因为表面态过于敏感或因离子注入要求太过精准,都不是适用于3 300 V IGBT量产的最佳终端方案。而场限环+场板是这些结构中最切实可靠的终端结构[1-4],见图1[1],场板覆盖在场环上面,可以节省终端面积;场限环可以与主结扩散同时进行,并与多晶硅和金属一起形成,工艺兼容性好。此结构简单、终端效率高且工艺兼容性好,可有效地降低峰值电场,其峰值电场约为平行平面结的80%,比其他方案如JTE(如图2所示)、VLD(如图3所示)具备综合优势[2],详情参照表1各类主要终端技术对比。

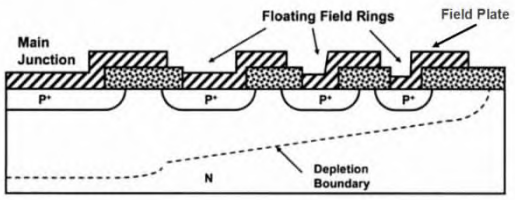

图1 场环+场板终端示意图[1]

Fig. 1 A cross-section ofring+field plate terminal [1]

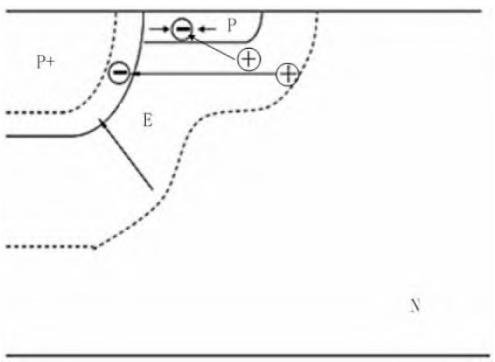

图2 JTE示意图

Fig. 2 A cross-section of JTE terminal

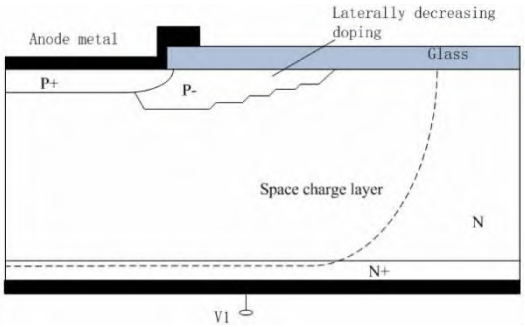

图3 VLD示意图

Fig. 3 A cross-section of VLD

表 1　各类主要终端技术对比

Table1 Comparison among main terminaltechnologies

技术	典型击穿电压为平行平面结值的百分数(%)	表面峰值电场对平行平面结峰值电场之比(%)	典型器件类型
正斜面	100	50	Rectifier、SCR、TRIAC
负斜面	90	60	SCR、TRIAC
双正斜面	100	80	SCR、TRIAC
电阻场板	90	90	BJT、VDMOS、SCR、TRIAC、IGBT
场限环	80	80	BJT、VDMOS、SCR、TRIAC、IGBT
场板	60	80	BJT、VDMOS
JTE	95	80	BJT、VDMOS、SCR、TRIAC、IGBT
VLD	95	80	BJT、VDMOS、SCR、TRIAC、IGBT

场限环+场板其对应方案的击穿电压仿真结果如图 4 所示,低于 3 300 V。

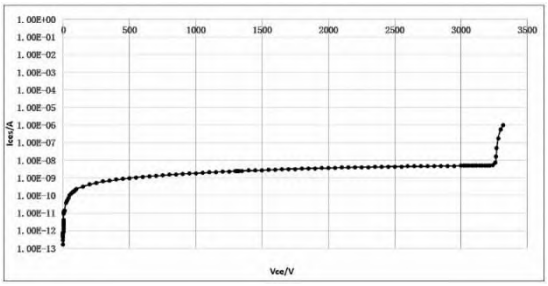

图 4　3 300 V 场限环+场板击穿电压仿真值

Fig. 4 The simulation breakdown voltage of 3 300 V IGBT Floating Field Rings + Field Plate terminal

为进一步减小终端面积,提高终端效率,本文所述 3 300 V FS-IGBT 器件采用场限环+多级场板结构,见图 5[5-8]。多级场板结构中最薄弱的是多级场板的边缘处,每级场板的边缘处都相当于一个柱面结,比较容易形成电场集中。在实际的仿真过程中发现在每级场板边缘下方均有表面电场尖峰,Wolfgang 等人[9-11]提出通过合理设计各级场板的长度和厚度可以适当减低表面电场的尖峰。本文即是基于现有工艺平台设计的一个多级场板终端结构(图 5),其相应的电场分布如图 6 所示,每级场板的厚度在现有工艺平台都可实现,然后根据厚度设计每级场板的宽度。

场环+多级场板终端仿真结果显示击穿电压大于 3 300 V,见图 7 ~ 10。击穿特性随场板厚度增加而增大,具体总结在表 2。

图 5　3 300 V 场环+多级场板终端示意图

Fig. 5 A cross-section of 3 300 V Floating Field Ring + Multi-step Field Plate terminal

2　试验流片验证

将此设计进行试验流片验证,主要初步工艺步骤如下:

1) 3 300 V FS-IGBT 硅片清洗→2) 场限环曝光并刻蚀→3) 生长牺牲氧化层→4) 环注入→5) 场氧生长→6) 有源区曝光及刻蚀→7) 生长栅氧化层→8) 沉积掺杂多晶→9) 多晶曝光并刻蚀→10) P-BODY 区注入和源区注入并退火→11) USG/BPSG/SiO_xN_y生长→12) 正面厚氧层生长→13) 正面厚氧层退火回流→14) 金属刻蚀→15) 钝化刻蚀→16) 背面工艺(背注、背金等)。

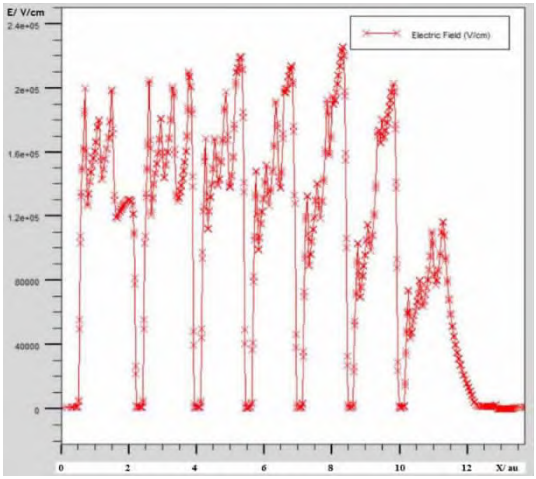

图 6　3 300 V 场环+多级场板终端电场分布图

Fig. 6 Field distribution of 3 300 V Floating Field Ring + Multistep Field Plate terminal

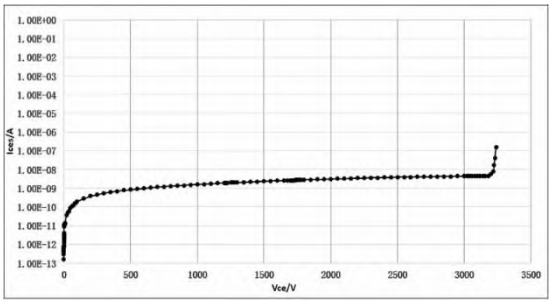

图 7　3 300 V 场环+多级场板厚度 1 au 终端结构击穿电压仿真值

Fig. 7 The simulation breakdown voltage of 3 300 V IGBT Floating Field Ring + Multistep Field Plate thickness 1 au terminal

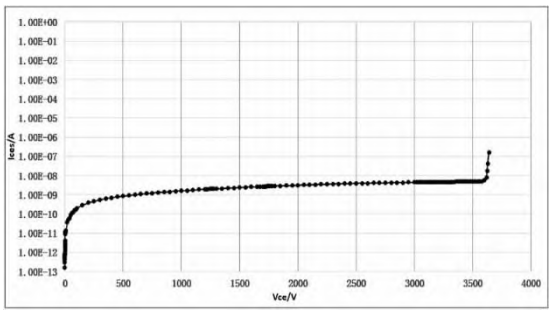

图 8　3 300 V 场环+多级场板厚度 2 au 终端结构击穿电压仿真值

Fig. 8 The simulation breakdown voltage of 3 300 V IGBT Floating Field Ring + Multistep Field Plate thickness 2 au terminal

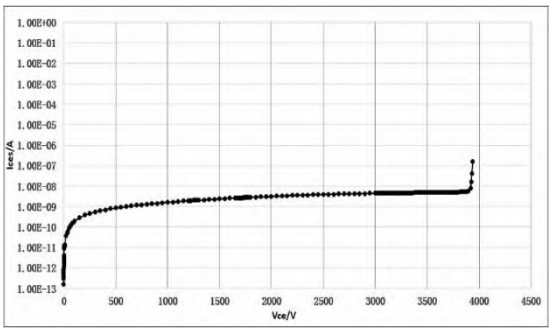

图 9　3 300 V 场环+多级场板厚度 3 au 终端结构击穿电压仿真值

Fig. 9 The simulation breakdown voltage of 3 300 V IGBT Floating Field Ring + Multistep Field Plate thickness 3 au terminal

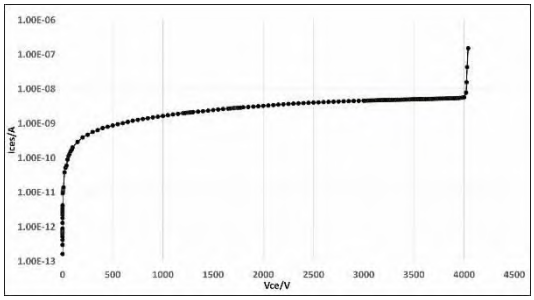

图 10　3 300 V 场环+多级场板厚度 4 au 终端结构击穿电压仿真值

Fig. 10 The simulation breakdown voltage of 3 300 V IGBT Floating Field Ring + Multistep Field Plate thickness 4 au terminal

流片结果显示当场板厚度大于条件 1 时，击穿电压均大于 3 300 V。随场板厚度增加，虽然击穿电压增大，但圆片翘曲增大，工艺难度增大，影响正常流片制造。圆片翘曲度与场板厚度的关系见表 3。

表 2　不同场板厚度对应的仿真击穿电压

Table2 The simulation breakdown voltage against different thickness of field plate

Thickness/au	1	2	3	4
BV/V	3 200	3 600	3 900	4 000

表 3　圆片翘曲度与场板厚度的关系

Table3 The wafer bow against different thickness of field plate

Thickness/au	1	2	3	4
Bow/μm	190	200	220	245

为解决该问题,进行了工艺分组验证,并对每个工艺站点的翘曲度进行测量。发现工艺步骤 13 厚氧层退火回流是造成圆片翘曲度增大的主要原因,见图 11。

为降低圆片翘曲度,增加工艺步骤 14 反面厚氧层生长、工艺步骤 15 反面厚氧层退火回流进行工艺优化,圆片翘曲度显著减小,见图 12。

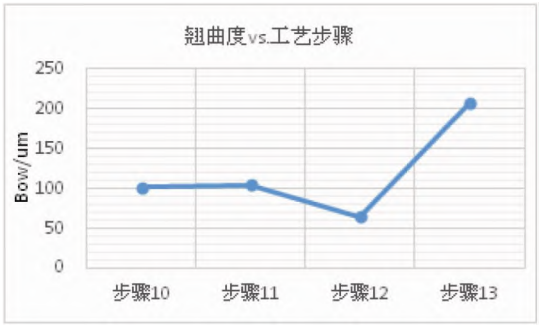

图 11　翘曲度 vs. 工艺步骤

Fig. 11 Bow vs process step

图 12　翘曲度 vs. 优化的工艺步骤

Fig. 12 Bow vs optimization process step

其优化的工艺步骤如下:

工艺步骤 1) 3 300 V FS-IGBT 硅片清洗→工艺步骤 2) 场限环曝光并刻蚀→工艺步骤 3) 生长牺牲氧化层→工艺步骤 4) 环注入→工艺步骤 5) 场氧生长→工艺步骤 6) 有源区曝光及刻蚀→工艺步骤 7) 生长栅氧化层→工艺步骤 8) 沉积掺杂多晶→工艺步骤 9) 多晶曝光并刻蚀→工艺步骤 10) P-BODY 区注入和源区注入并退火→工艺步骤 11) USG/BPSG/SiO_xN_y生长→工艺步骤 12) 正面厚氧层生长→工艺步骤 13) 正面厚氧层退火回流→工艺步骤 14) 反面厚氧层生长→工艺步骤 15) 反面厚氧层退火回流→工艺步骤 16) 金属刻蚀→工艺步骤 17) 钝化刻蚀→工艺步骤 18) 背面工艺(背注、背金等)。优化前后工艺流程对比如图 13 所示。

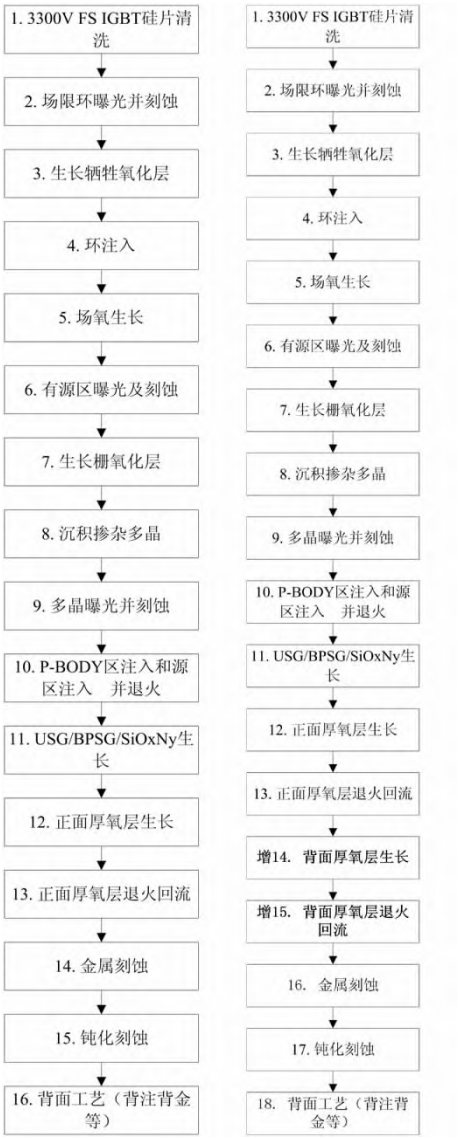

图 13　原工艺流程(左)和优化后的工艺流程(右)

Fig. 13 Original process flow (left) and optimization process flow (right)

最终通过优化回流等工艺,圆片翘度度显著减小,且与场板厚度弱相关,满足正常流片需求且击穿电压满足设计需求,与仿真结果吻合,详见表 4。

表 4 不同场板厚度的击穿电压和翘曲度

Table4 The breakdown voltage and warpage against different thickness of field plate

Thickness/au	1	2	3	4
SimulationBV/V	3 200	3 600	3 900	4 000
TestBV/V	3 300	3 700	3 980	4 070
Bow/μm	100	105	110	110

其相应的测试电压和翘曲度详见表 5 和表 6。

表 5 不同场板厚度的测试击穿电压

Table5 The test breakdown voltage against different thickness of field plate

Wafer No.	Thickness of field plate/au	Test BV/V	Test BV/V	Test BV/V	Test BV/V
1	1	3 230	—	—	—
2		3 245	—	—	—
3		3 170	—	—	—
4		3 200	—	—	—
5		3 155	—	—	—
6		3 200	—	—	—
Avg		3 200	—	—	—
SD		34.2	—	—	—
1	2	—	3 600	—	—
2		—	3 605	—	—
3		—	3 595	—	—
4		—	3 600	—	—
5		—	3 610	—	—
6		—	3 590	—	—
Avg		—	3 600	—	—
SD		—	7.1	—	—
1	3	—	—	3 903	—
2		—	—	3 960	—
3		—	—	3 897	—
4		—	—	3 870	—
5		—	—	3 840	—
6		—	—	3 930	—
Avg		—	—	3 900	—
SD		—	—	42.5	—
1	4	—	—	—	3 955
2		—	—	—	4 045
3		—	—	—	3 950
4		—	—	—	4 035
5		—	—	—	4 050
6		—	—	—	3 965
Avg		—	—	—	4 000
SD		—	—	—	48.0

表 6 不同场板厚度的翘曲度

Table6 The warpage against different thickness of field plate

Wafer No.	Thickness of field plate/au	Bow /μm	Bow /μm	Bow /μm	Bow /μm
1	1	104	—	—	—
2		97	—	—	—
3		98	—	—	—
4		98	—	—	—
5		102	—	—	—
6		101	—	—	—
Avg		100	—	—	—
SD		2.8	—	—	—
1	2	—	108	—	—
2		—	107	—	—
3		—	102	—	—
4		—	106	—	—
5		—	103	—	—
6		—	104	—	—
Avg		—	105	—	—
SD		—	2.4	—	—
1	3	—	—	105	—
2		—	—	107	—
3		—	—	115	—
4		—	—	106	—
5		—	—	113	—
6		—	—	114	—
Avg		—	—	110	—
SD		—	—	4.5	—

1	4	—	—	—	106
2		—	—	—	108
3		—	—	—	115
4		—	—	—	106
5		—	—	—	112
6		—	—	—	113
Avg		—	—	—	110
SD		—	—	—	3.8

3　结论

基于现有工艺平台,采用仿真方法设计了一款 3 300 V FS-IGBT 器件,该器件终端采用场环+多级场板结构,仿真发现击穿电压随场板厚度增加而增大。将此设计进行流片验证,击穿电压大于 3 300 V,但圆片翘曲度大于 200 μm,影响正常流片制造。通过分组试验,发现膜质淀积后回流(见优化后的工艺步骤 13)是造成圆片翘曲度增大的主要原因。通过工艺优化,圆片翘曲度显著减小,小于 110 μm,满足正常流片制造需求,且击穿特性大于 3 300 V。击穿特性实测值和仿真值相吻合。

参考文献:

[1] Jayant Baliga B. Fundamentals of power semiconductor devices/功率半导体器件基础 [M]. 科学出版社, 2012: 107-166.

[2] 陈星弼. 功率 MOSFET 与高压集成电路 [M]. 1989, 12: 75-119.

[3] 袁寿财. IGBT 场效应半导体功率器件导论 [M]. 科学出版社, 2008: 175-205.

[4] 万积庆, 唐元洪. 功率晶体管原理 [M]. 湖南大学出版社, 2009: 58-90.

[5] 杨文韬. 双极型绝缘栅晶体管终端可靠性的分析 [D]. 电子科技大学, 2014: 16-23.

[6] Tian X L, Lu J, Bai Y, et al. An Improved Edge Termination Structure to Optimize 3.3 kV IGBTs Ruggedness [C]. //IEEE 2018 14th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT), 2018.

[7] Geum J, Kyoung S, Sung M Y. New Design Rule for High Voltage Field Ring Structure [J]. Journal of Nanoscience & Nanotechnology, 2016, 16(12): 12897-12899.

[8] 张玉蒙. FS 结构的 3300V IGBT 终端设计 [D]. 电子科技大学, 2017, 4-17.

[9] Feiler W, Falck E. Multistep field plates for high-voltage planar p-n junctions [J]. IEEE Transactions on Electron Devices, 1992, 39(6): 1514-1520.

[10] Suemitsu T, Kobayashi K, Hatakeyama S, et al. A new process approach for slant field plates in GaN-based high-electron-mobility transistors [J]. Japanese Journal of Applied Physics, 2016, 55(1S): 01AD02.

[11] 张安邦. 硅基 AlGaN_GaN 功率二极管研究 [D]. 电子科技大学, 2017, 27-32.