文章编号：1007 - 4252(2022) 02 - 0002 - 154　　DOI：10.20027/j.gncq.2022.0018

SiC MOSFET Al 接触孔填充优化

王博文[1,2]，周帅坤[1]，林　建[1]，史文华[1]，彭　强[1]，乔庆楠[1]，赵海明[1,*]，王　敬[1]
(1. 芜湖启迪半导体有限公司，芜湖 241000; 2. 西安电子科技大学 微电子学院，西安 710071)

摘要： 以制备碳化硅金属氧化物半导体场效应晶体管(SiC MOSFET) 器件为背景，通过实验研究铝(Al) 接触孔填充工艺，分析磁控溅射中溅射温度、功率、靶片间距和优化刻蚀角度等参数对接触孔填充效果的影响。当靶片间距设定为 5 500 step 时，填充高度可由 1.487 μm 增加至 1.780 μm；当采用湿法腐蚀和干法刻蚀优化刻蚀角度时，填充效果最佳，填充高度可增大至 2.72 μm，为实际工程应用中参数设置及工艺调试提供参考方向。

关键词： MOSFET; 接触孔; 填充; 优化
中图分类号： TG44　　**文献标志码：** A

Optimization of Fill Al Contact Holefor SiC MOSFET

WANG Bo-wen[1,2], ZHOU Shuai-kun[1], LIN Jian[1], SHI Wen-hua[1], PENG Qiang[1], QIAO Qing-nan[1], ZHAO Hai-ming[1,*], WANG Jing[1]
(1. Wuhu Advanced Semiconductor Manufacturing CO., Ltd, Wuhu 241000, China; 2. School of Microelectronics, Xidian University, Xi'an 710071, China)

Abstract: With the background of manufacturing SiC MOSFET devices, the Al contact hole fill process was studied experimentally, and the parameters such as sputtering temperature, power, target spacing in magnetron sputtering and optimizing etching angle on the fill effect of contact hole were analyzed. When the target spacing is set at 5 500 step, the filling height can be increased from 1.487 μm to 1.780 μm; when wet etch and dry etch are used to optimize the etching angle, the fill effect is the best, and the filling height can be increased to 2.72 μm, which provides a reference direction for parameter setting and process debugging in actual engineering application.

Key words: MOSFET; Contact hole; Fill; Optimize

0　引言

以 SiC 为代表的第三代半导体，具有高热导率、高击穿场强、高饱和电子漂移速率和高键合能等优点，可以满足现代电力电子技术对高温、高频、高压

收稿日期：2021-11-22;　修订日期：2022-02-28
基金项目：山东省自然科学基金面上项目(ZR2020ME123) .
作者简介：王博文(1997-) ，女，研究生在读，主要研究方向为集成电路设计 (E-mail: wangbowen623@ 163.com) .
通信作者：赵海明(1988-) ，男，博士，工程师，主要研究方向为第三代半导体产业化 (E-mail: zhaohaiming@ whtus.com) .

和高功率等场合的需求。

SiC MOSFET 器件通常为多个元胞的并联结构，在并联的元胞之间需要淀积电介质层如硼磷硅玻璃（BPSG）等完成栅源隔离，经光刻和刻蚀形成接触孔，然后沉积金属如 Al 等进行填孔从而实现并联。理想的孔隙填充应具有良好的保形覆盖特性，但是在实际的填孔过程中，容易产生空洞和填充困难等问题，严重影响着器件的性能，尤其是器件的导通电阻和长期稳定工作时的可靠性，如何获得高质量的金属接触孔填充效果值得研究。

常见的金属填充问题采用溅射工艺，梁京[1]等人使用两步的冷/热铝溅射和浸润层，研究出影响铝填充性能的主要因素为热铝淀积温度、热铝淀积功率、钛浸润层厚度及冷热铝厚度比，得到适合于实际亚微米集成电路（IC）器件生产的金属化工艺优化条件。刘键[2]使用溅射工艺淀积金属在小尺寸接触孔中填充铝互连薄膜，证明台阶覆盖率随温度的升高而增加，而较高的溅射速率会阻碍原子向孔内迁移，通过热处理回流技术仅用溅射方法成功填充亚微米通孔。黄建秋[3]针对硅基互补金属氧化物半导体（CMOS）工艺中直径为 0.6 μm、深宽比大于 1 的铝硅铜（AlSiCu）接触孔，研究溅射及刻蚀工艺与接触孔形貌的关系，解决各向同性与各向异性部分的衔接尖角问题，增加金属台阶覆盖率以优化填充效果。程晓华[4]、夏林华[5]通过改变刻蚀工艺参数提高钨在通孔中的填充能力。一种用于功率 MOSFET 的接触孔刻蚀方法[6]提出通过改进刻蚀工艺，在保持接触孔底部关键尺寸不变的情况下，扩大顶部关键尺寸，从而降低深宽比，可使热铝更容易填充至接触孔。一种铝金属工艺接触孔的填充方法[7]和接触孔填充方法及结构、集成电路芯片[8]提出在刻蚀接触孔前分别溅射多层不同温度、功率、厚度的阻挡层，可以有效填充金属铝，避免产生空洞。

1　实验条件

SiC MOSFET 元胞结构示意图如图 1 所示，其生产工艺流程如图 2 所示，具体实施方式是采用 n 型 4H-SiC 为衬底，金属有机化学气相沉积（MOCVD）同质外延生长；高温注入、高温退火形成终端及阱区；高温氧化形成栅氧；淀积掺杂多晶硅；淀积 BPSG 等介质层完成栅源隔离；光刻、刻蚀形成接触孔，淀积金属形成欧姆接触；覆盖聚酰亚胺（PI）保护器件表面；背面减薄并淀积金属，激光退火形成背面电极。

在并联元胞时，各元胞的中间产生孔隙即接触孔如图 3 所示，通常使用的填充材料为金属 Al，W 为接触孔的高度，H 为深度，H/W 为深高比。

本文采用由应用材料（Applied Material）生产的直流磁控溅射台，淀积 Al 薄膜作为 MOSFET 的源极金属，系统研究溅射温度、功率、靶片间距和刻蚀角度等不同工艺参数对 Al 填孔效果的影响，优化 Al 接触孔的填充能力。实验条件分别以温度为 280 ℃、功率为 6 kW、靶片间距为 6 300 step 设置对照组，每次仅改变一个实验变量，所得样品经 FIB 聚焦电子显微镜进行形貌分析且测量接触孔的填充高度，另外一并研究刻蚀角度对 Al 接触孔填充效果的影响。

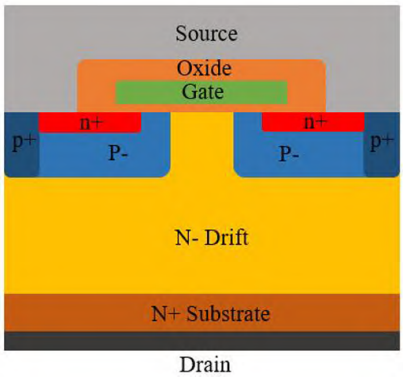

图 1　SiC MOSFET 元胞结构示意图

Fig. 1 Schematic diagram of SiC MOSFET cell structure

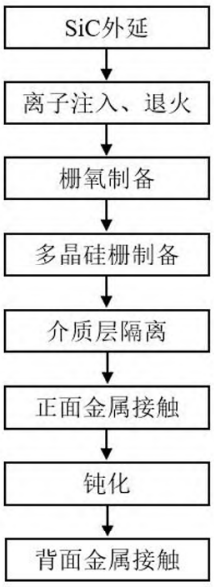

图 2　SiC MOSFET 生产流程

Fig. 2 Production process of SiC MOSFET

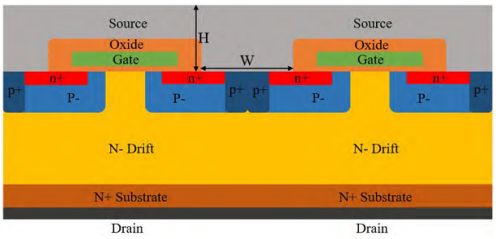

图 3 SiC MOSFET Al 接触孔示意图

Fig. 3 Schematic diagram of Al contact hole in SiC MOSFET

2 结果与分析

2.1 温度影响

该实验设定功率为 6 kW、靶片间距为 6 300 step，通过改变溅射温度制备样品，温度分别为 160 ℃、200 ℃、240 ℃、280 ℃。随着成膜温度的升高，填充高度逐渐增加，填充效果逐渐提升，填充高度随温度变化曲线如图 4 所示，这和溅射原子的表面迁移率与温度成正比有关，表现为接触孔填充高度的增加。

由图 4 可知，温度升高，填充效果有变好的趋势，但由于机台设计温度的限制，暂维持 280 ℃镀膜条件，此时填充高度为 1.555 μm。

2.2 功率影响

该实验设定温度为 280 ℃、靶片间距为 6 300 step，通过改变溅射功率制备样品，功率分别为 1 kW、4 kW、6 kW、9 kW。填充高度随功率变化曲线如图 5 所示。

由图 5 可知，增加功率，接触孔填充高度呈现先增后减的趋势，当功率为 6 kW 时，即实验条件标准对照组，填充高度增大为 1.487 μm。

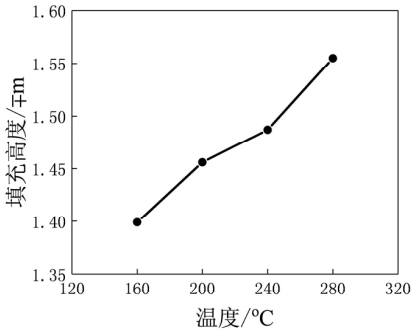

图 4 填充高度与温度的关系

Fig. 4 Dependence of temperature on filling height

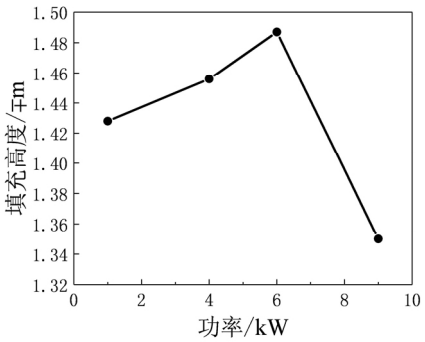

图 5 填充高度与功率的关系

Fig. 5 Dependence of power on filling height

图 6(a,b) 分别是功率 1 kW 和 9 kW 经聚焦电子显微镜表征形貌的结果，对比可知当功率减小至 1 kW 时，填充侧壁更加垂直，有利于降低孔隙封闭，使更多溅射原子进入接触孔，此时填充高度为 1.428 μm。

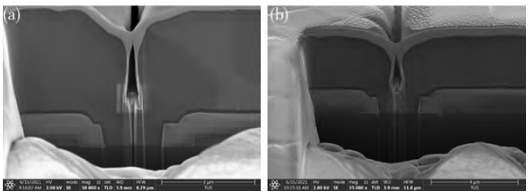

图 6 (a) 1 kW 形貌;(b) 9 kW 形貌

Fig. 6 Shape of (a) 1kW and (b) 9kW

2.3 靶片间距影响

该实验设定温度为 280 ℃、功率为 6 kW，通过改变溅射靶片间距制备样品，靶片间距分别为 5 500 step、6 000 step、6 300 step、6 800 step，step 为载台升降高度值的最小单位，升降高度 step 值越大，靶片之间距离越近，表示靶片间距越小。填充高度随靶片间距变化曲线如图 7 所示。

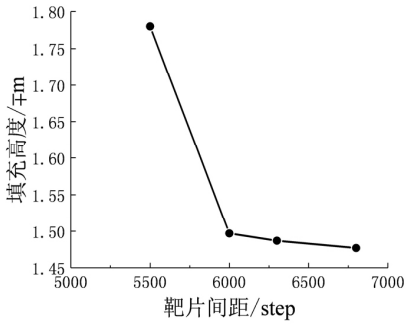

图 7 填充高度与靶片间距的关系

Fig. 7 Dependence of target spacing on filling height

由图 7 可知，填充高度随载台升降高度 step 的增大而减小，即填充高度随靶片间距的减小而减小。当 step 减小至 5 500 时，填充效果最佳，此时填充高度可由实验对照组的 1.487 μm 增加至 1.780 μm。这可能与粒子在溅射过程中散射角度有关，当升降高度为 5 500 step，即靶片间距最大时，散射填孔沉积的概率较小，填孔方向的沉积概率较大。

2.4　刻蚀角度影响

在淀积 BPSG 后，通过湿法腐蚀和干法刻蚀工艺的共同作用，优化接触孔的填充能力，具体步骤如图 8 所示。

首先淀积一层 BPSG 完成栅源隔离，如图 8(a) 所示；其次在需要保留的区域覆盖一层光刻胶，如图 8(b) 所示；然后使用湿法腐蚀形成碗装形貌，其中光刻胶边缘会过腐蚀一部分，如图 8(c) 所示；在湿法腐蚀的基础上继续使用干法刻蚀，如图 8(d) 所示；去除光刻胶，形成最终酒杯状形貌，如图 8(e) 所示。

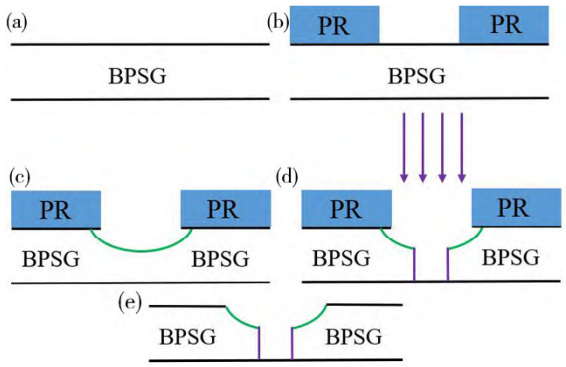

图 8　(a) 淀积 BPSG；(b) 涂胶；(c) 湿法腐蚀；(d) 干法刻蚀；(e) 去胶

Fig. 8 (a) Deposited BPSG; (b) Photoresist coating; (c) Wet etch; (d) Dry etch; (e) Strip photoresist

应用以上方法，该实验淀积 BPSG 总厚度为 15 000 Å，先用湿法腐蚀 7 800 Å 呈现碗装形貌，然后选用温度的对照组条件(溅射温度 280 ℃、溅射功率为 6 kW、靶片间距为 6 300 step) 进行溅射填孔，此时填充高度为 2.07 μm 如图 9 所示，该结果与对照组相比，填充高度已由 1.487 μm 增加至 2.07 μm，改善效果明显。

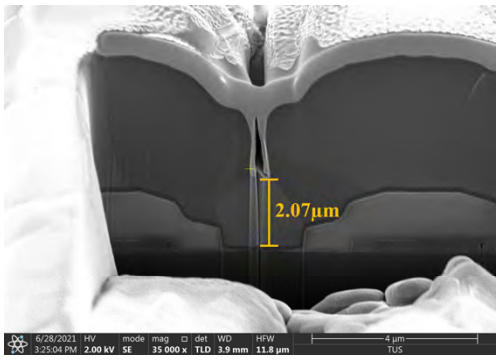

图 9　蚀刻角度优化后的填充效果图

Fig. 9 Filling effect diagram after optimizing the etching angle

2.5　综合优化结果

根据上述实验条件，进行综合条件优化进而提高填孔效果，选定溅射条件为：溅射温度 280 ℃、溅射功率 1 kW、靶片间距为 5 500 step；选定刻蚀角度优化条件为：BPSG 总厚度为 15 000 Å，先用湿法腐蚀 7 800 Å 呈现碗装形貌后，再进行干法刻蚀 7 200 Å。综合优化结果如图 10 所示，接触孔填充高度可达 2.72 μm，与前述仅通过改变溅射参数的结果相比得到大幅改善。

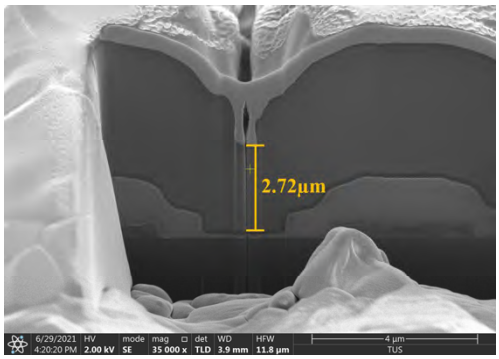

图 10　综合优化填充效果图

Fig. 10 Comprehensive optimization filling effect diagram

3　结论

采用直流溅射台进行填孔优化，在一定程度升高温度、降低功率、减小靶片间距，均会对 Al 接触孔填充起到积极作用。其中，当靶片间距设定为 5 500 step 时，填充高度可由 1.487 μm 增加至 1.780 μm。当采用湿法腐蚀和干法刻蚀优化刻蚀角度时，填充边界角度较缓，更容易实现较好的填充效果，从填充高度来衡量可达到 2.07 μm。最终结合本轮实验对溅射工艺参数的优化搭配刻蚀角度的优化，将 Al 接

触孔填充高度提高至 2.72 μm，为器件在高功率大电流条件下工作奠定基础。

参考文献:

[1] 梁 京，黄榕旭，郑国祥，等. 亚微米 IC 器件中接触孔的填充和铝金属化工艺的技术 [J]. 半导体学报. 2000，(6)：614-619.

[2] 刘 键. 小尺寸铝金属化 PVD 技术与互连薄膜的研究 [D]. 上海: 复旦大学，2004.

[3] 高菁如. 台阶覆盖工艺中 0.6 μm 接触孔刻蚀形 ALSICU 的填充效果的影响 [D]. 上海: 上海交通大学，2010.

[4] 程晓华，高 杏. 一种新型硅通孔金属填充工艺研究 [J]. 集成电路应用. 2016，(11)：31-35.

[5] 夏林华. 提高钨在半导体制造中填孔能力的研究 [D]. 天津: 天津大学，2008.

[6] 华虹半导体(无锡)有限公司. 一种用于功率 MOS 的接触孔刻蚀方法: CN201911362979.6 [P]. 2020-05-08.

[7] 上海华虹宏力半导体制造有限公司. 铝金属工艺接触孔的填充方法: CN201410157968.5 [P]. 2014-12-31.

[8] 长鑫存储技术有限公司. 接触孔填充方法及结构、集成电路芯片: CN201811056353.8 [P]. 2020-03-17.